



PATENT
83388.0017

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of:

Masahiko ANDO, et al

Serial No: 10/786,567

Filed: February 25, 2004

For: ELECTRODE SUBSTRATE, THIN
FILM TRANSISTOR, DISPLAY
DEVICE AND THEIR
PRODUCTION

Art Unit: Not Assigned

Examiner: Not Assigned

I hereby certify that this correspondence
is being deposited with the United States
Postal Service with sufficient postage as
first class mail in an envelope addressed
to:

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450, on

March 16, 2004

Date of Deposit

Rebecca L. Golden

Name

Rebecca L. Golden March 16, 2004

Signature

Date

TRANSMITTAL OF PRIORITY DOCUMENT

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Dear Sir:

Enclosed herewith is a certified copy of Japanese patent application
No. 2003-312079 which was filed September 4, 2003, from which priority is claimed under
35 U.S.C. § 119 and Rule 55.

Acknowledgment of the priority document(s) is respectfully requested to ensure that
the subject information appears on the printed patent.

Respectfully submitted,

HOGAN & HARTSON L.L.P.

Date: March 16, 2004

By: *Anthony J. Orler*

Anthony J. Orler

Registration No. 41,232

Attorney for Applicant(s)

500 South Grand Avenue, Suite 1900
Los Angeles, California 90071
Telephone: 213-337-6700
Facsimile: 213-337-6701

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 9 月 4 日
Date of Application:

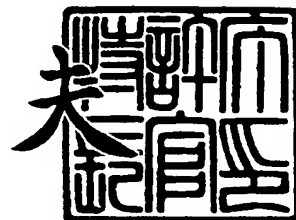
出 願 番 号 特 願 2 0 0 3 - 3 1 2 0 7 9
Application Number:
[ST. 10/C] : [J P 2 0 0 3 - 3 1 2 0 7 9]

出 願 人 株 式 会 社 日 立 製 作 所
Applicant(s):

2 0 0 4 年 2 月 2 5 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 4 - 3 0 1 3 3 4 8

【書類名】 特許願
【整理番号】 1103013151
【あて先】 特許庁長官 殿
【国際特許分類】 G09F 9/30
H01L 51/00

【発明者】
【住所又は居所】 埼玉県比企郡鳩山町赤沼 2 5 2 0 番地
株式会社 日立製作所 基礎研究所内
安藤 正彦

【氏名】
【発明者】
【住所又は居所】 茨城県日立市大みか町七丁目 1 番 1 号
株式会社 日立製作所 日立研究所内
足立 昌哉

【氏名】
【発明者】
【住所又は居所】 茨城県日立市大みか町七丁目 1 番 1 号
株式会社 日立製作所 日立研究所内
佐々木 洋

【氏名】
【発明者】
【住所又は居所】 茨城県日立市大みか町七丁目 1 番 1 号
株式会社 日立製作所 日立研究所内
若木 政利

【氏名】
【特許出願人】
【識別番号】 000005108
【氏名又は名称】 株式会社 日立製作所

【代理人】
【識別番号】 100075096
【弁理士】
【氏名又は名称】 作田 康夫
【電話番号】 03-3212-1111

【手数料の表示】
【予納台帳番号】 013088
【納付金額】 21,000円

【提出物件の目録】
【物件名】 特許請求の範囲 1
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1

【書類名】 特許請求の範囲**【請求項 1】**

基板上に、下部電極、表面に撥液／親液領域を有する絶縁膜、および、上部電極が順次積層された電極基板において、下部電極と絶縁膜表面の撥液領域のパターン形状が概ね一致し、上部電極が、主に絶縁膜表面の撥液領域以外の親液領域上に形成され、そのパターン形状が下部電極のパターン形状を概ね反転した自己整合した形状であることを特徴とする電極基板。

【請求項 2】

請求項 1 において、下部電極としてゲート電極が形成され、上部電極としてソース電極およびドレイン電極が、下部電極と概ね一致するパターン形状で絶縁膜表面に形成された撥液領域によって 2 ヶ所以上に分離された親液領域上に形成され、そのパターン形状が下部電極であるゲート電極形状を概ね反転した自己整合した形状を有することを特徴とする電極基板、および前記電極基板上の、ソース電極、ドレイン電極、及び両者間に介在する絶縁膜表面（ゲート電極領域）の、夫々の少なくとも一部を跨って覆う様に半導体膜が形成されたことを特徴とする薄膜トランジスタ。

【請求項 3】

請求項 1 において、下部電極として複数のゲート配線／電極が形成され、上部電極として複数の信号配線、ソース／ドレイン電極、及び画素電極が、下部電極と概ね一致するパターン形状で絶縁膜表面に形成された撥液領域によって複数の分離された親液領域上に形成された電極基板、およびこの電極基板上のソース電極、ドレイン電極、及び両者間に介在する絶縁膜表面の撥液領域（ゲート配線／電極領域）、夫々の少なくとも一部を跨って覆う様に半導体膜が形成された薄膜トランジスタが、ゲート配線と信号配線の各交差部分に夫々配置されたことを特徴とするアクティブマトリクス型薄膜トランジスタ基板。

【請求項 4】

請求項 3 において、下部電極として、隣接配置された開口を有するリング状の複数の矩形が互いに少なくとも 1 箇所以上で接続された形状を特徴とする複数のゲート配線／電極が、互いに近接配置され、上部電極として、前記ゲート配線／電極に対して、前記矩形同士の間隙に接続部を乗り越える形で信号配線およびソース／ドレイン電極が連続して自己整合して形成され、前記矩形のリング状の開口部に画素電極が形成されることを特徴とするアクティブマトリクス型薄膜トランジスタ基板。

【請求項 5】

請求項 4 において、個々のゲート配線／電極を構成する開口を有する複数の矩形を接続する接続部の幅、および複数のゲート配線／電極同士の間隙の幅が、前記個々のゲート配線／電極を構成する開口を有する複数の矩形同士の間隔よりも小さいことを特徴とするアクティブマトリクス型薄膜トランジスタ基板。

【請求項 6】

請求項 3～5 の薄膜トランジスタ基板をアクティブマトリクススイッチに用いたことを特徴とする液晶、電気泳動、または有機エレクトロルミネセンス表示装置。

【請求項 7】

請求項 2 の薄膜トランジスタを少なくとも一部に用いたことを特徴とする R F I D 装置。

【請求項 8】

請求項 1～3 において、感光性撥液膜として一部がフッ素または水素で終端された炭素鎖を含む感光性撥液性単分子膜を用いたことを特徴とする電極基板、薄膜トランジスタ、およびアクティブマトリクス型薄膜トランジスタ基板。

【請求項 9】

基板上に下部電極、絶縁膜、感光性撥液単分子膜を順次積層し、裏面露光によりゲート電極で遮光されない絶縁膜表面から感光性撥液単分子膜を除去して親液領域を形成して、パターン形状が下部電極と概ね一致するように感光性撥液単分子膜を加工して、主に該親液領域上に金属超微粒子、金属錯体、または導電性高分子を少なくとも一つ含んだ液体材

料（導電性インク）を塗布・焼成して上部電極を形成することを特徴とする請求項 1 ～ 5 の電極基板、薄膜トランジスタ、およびアクティブマトリクス型薄膜トランジスタ基板の形成方法。

【請求項 1 0】

請求項 9 において、不透光性の下部電極、透光性の絶縁膜、感光性撥液膜を順次積層した透光性の基板表面上に、基板、絶縁膜、感光性撥液膜を透過して下部電極を透過しない波長の光で光触媒作用を示す酸化チタン、窒素ドープ酸化チタン、チタン酸ストロンチウム等からなる光触媒材料が表面に形成された基板を近接配置し、裏面露光により基板、絶縁膜、感光性撥液膜を透過した光を吸収した光触媒材料が示す光触媒作用によって感光性撥液膜を分解除去して、下部電極と概ね同一形状にパターン加工することを特徴とする、請求項 1 ～ 5 の電極基板、薄膜トランジスタ、およびアクティブマトリクス型薄膜トランジスタ基板の形成方法。

【請求項 1 1】

請求項 1 ～ 5 において、基板および絶縁膜のうち少なくとも一方が、感光性撥液膜の感光波長を透過しない材質で形成されていることを特徴とする電極基板、薄膜トランジスタ、及びアクティブマトリクス型薄膜トランジスタ基板。

【書類名】 明細書**【発明の名称】** 電極基板、薄膜トランジスタ、表示装置、及びその製造方法**【技術分野】****【0001】**

本発明は、絶縁膜を介して下部電極と上部電極が対峙する電極基板、及びそれを用いた、薄膜トランジスタ、表示装置等の半導体装置に関わり、特に主たる形状が互いの反転パターン形状となっている下部電極と上部電極が自己整合して配置されていることを特徴とする、電極基板、及び前記電極基板を用いた薄膜トランジスタ、表示装置等の半導体装置、並びにその製造方法に関する。

【背景技術】**【0002】**

絶縁膜を介して下部電極と上部電極が対峙する電極基板としては、例えばアクティブマトリクス駆動液晶表示装置の薄膜トランジスタに用いられる電極基板がある。この電極基板では、ガラス等からなる基板上にゲート配線／電極となる下部電極、ゲート絶縁膜、およびソース／ドレイン電極、及び信号配線となる上部電極が順次積層形成される。薄膜トランジスタおよびそれによって駆動される表示装置を大面積の基板上に高精度に形成するためには、配線／電極等を構成する下部電極および上部電極は夫々微細パターンに加工形成され、しかも互いに正確に位置合せされて配置される必要がある。このため、前記の下部電極と上部電極を加工形成する一般的な方法としては、夫々別個のフォトリソグラフィ法を用いたいわゆるフォトリソグラフィ法が用いられる。本方法では、予め微細に加工形成されたフォトリソグラフィマスクを、電極上に堆積した（ポジ型の）フォトレジストを配置して、光照射して露光領域からフォトレジストを除去し、フォトレジストの非被覆領域から電極を除去して電極を加工し、最後にフォトレジストを除去する。各電極の加工に用いるフォトリソグラフィマスクを基板に対して正確に位置合せすることにより、各電極パターンを正確に位置合せすることができる。

【0003】

下部電極と上部電極を正確に位置合せする方法として、裏面露光法が知られている。本方法では、上部電極のパターン形状の「一部」を決めるフォトリソグラフィマスクとして、下部金属電極の「一部」を補助的に利用する方法であり、方法の詳細は、例えば、同一発明者の特許第3304671号に記載されている。

【0004】

また、これらの電極基板に用いられる電極を形成する方法として、例えば、日経エレクトロニクス2002年6月17号、pp. 67-78.に記載があるように、フォトリソグラフィ法を用いる代わりに、インクジェット、メッキ、オフセット印刷等のいわゆる直接描画法となる印刷法を用いて製造する方法が近年活発に研究されている。これらの印刷法では、必要な材料を必要な個所だけに配置形成するため、フォトリソグラフィ工程よりも製造工程が少なく、また材料の利用効率が高いため、電極基板を安価に形成できる利点が期待できる。印刷法を用いて微細な電極パターンを形成した事例として、上掲の文献中に、インクジェット法で線幅5 μ m以下の金属配線を形成した事例が紹介されている。

【0005】

また、上記の電極基板を用いた薄膜トランジスタは、アクティブマトリクス駆動表示装置に利用され、表示素子として、例えば、液晶素子、有機エレクトロルミネセンス素子、電気泳動素子、等を用いて、ノートパソコン用表示装置、携帯電話、平面テレビ、等の平面型画像表示装置に用いられている。また、上記の電極基板を用いた薄膜トランジスタを用いて、非接触情報媒体である非接触ICカード等に代表される、RFIDに利用する動きがある。いずれも、画像や通信情報を媒介としたマンマシンインターフェース装置として、高度情報化社会を支える基幹製品に利用される。

【発明の開示】**【発明が解決しようとする課題】**

【0006】

上記の従来技術において、微細なパターン形状を有し、お互いに正確に位置合せされた下部電極と上部電極が絶縁膜を介して対峙する電極基板を形成する方法として、フォトリソグラフィ法の代わりに印刷法を用いることができれば、製造工程が大幅に削減され、材料の利用効率が向上して、大量の電極基板を安価に形成できる利点が期待できる。

【0007】

ところが、従来は以下の理由のために、上記構成の電極基板において、特に電極を形成する方法に印刷法を用いることは困難であった。すなわち、印刷法を用いて形成した電極では、微細な形状の電極を印刷装置から基板上に転写する際に「位置ずれ」が発生する。このため、下部電極とその上に絶縁層を介在して形成する上部電極の少なくとも一方を、印刷法を用いて微細なパターン形状で形成できた場合でも、両者を正確に位置合せすることができない問題があった。これを、本発明に係わる電極基板における電極の位置ずれの問題を示す、図12を用いて説明する。図12(a)は、良好に位置合せされた電極基板の例を示す平面図、およびA-A'で切断した断面図を示し、図12(b) - (d)は「位置ずれ」が生じた電極基板の例を示す平面図である。基板1上に下部電極2、絶縁膜3、上部電極5、6が順次積層され、図12(a)では下部電極2に左右端部と上部電極5、6の左右端部が整合しており、良好に位置合せされている。一方、図12(b)は下部電極2が基板表面上で右下方向に位置ずれした例、図12(c)は上部電極5、6が絶縁膜表面上で左上方向に位置ずれした例、図12(d)は両方の位置ずれが生じた例を示す。位置ずれが生じることにより、たとえ電極が微細に形成された場合でも、下部電極2と上部電極5、6の位置整合が損なわれ、不必要な重なりや分離が生じる。このような「位置ずれ」は、インクジェット法の場合は、ヘッド部から噴出された導電性インクが基板に付着するまでの飛翔中に発生することが知られており、転写印刷法の場合は、転写ロールから基板に導電性インクのパターンが転写される場合に発生することが知られている。

【0008】

この結果、電極の位置ずれ不良がない上記構成の電極基板を形成する場合、少なくとも一部の工程には、フォトリソグラフィ法を用いる必要があり、製造工程の削減、材料の利用効率向上が妨げられる問題があった。また、印刷法で製造した結果、位置ずれを生じた電極基板を用いて、薄膜トランジスタ、及びこれを用いた表示装置等の半導体装置を製造した場合、装置の性能および均一性が低い、また、装置の高集積化、高精細化が出来ない、といった問題があった。

【0009】

このような問題に対して本発明の目的は、フォトリソグラフィ法の代わりに印刷法を用いて、微細なパターン形状を有し、お互いに正確に位置合せされた下部電極と上部電極が絶縁膜を介して自己整合して対峙する電極基板およびその製造方法を提供し、また前記電極基板を用いた薄膜トランジスタ、表示装置等の半導体装置およびその製造方法を提供することにある。

【課題を解決するための手段】

【0010】

上記課題を解決する手段として、基板上に、不透光性の下部電極、表面に撥液／親液領域を有する透光性の絶縁膜、および、上部電極が順次積層された電極基板において、下部電極と絶縁膜表面の撥液領域のパターン形状が概ね一致し、上部電極が、主に絶縁膜表面の撥液領域以外の親液領域上に形成され、そのパターン形状が下部電極パターン形状を概ね反転した自己整合した形状を有することを特徴とする電極基板の製造方法として、以下の方法を用いる。まず、絶縁膜表面に撥液領域を付与する部材として、光照射によって表面に滴下された液体が弾かれる撥液性から液体が濡れ広がる親液性に変化する感光性撥液膜を用い、下部電極をフォトマスクとして基板裏面側から前記感光性撥液膜に光照射する、いわゆる裏面露光法を用いて感光性撥液膜をパターン加工する。すなわち、下部電極で遮光されない絶縁膜表面には、感光性撥液膜が除去されて親液領域が形成され、下部電極

で遮光される絶縁膜表面には、下部電極と概ね同一形状の感光性撥液膜が残存して撥液領域が形成される。この絶縁膜表面の主に親液領域上に金属超微粒子、金属錯体、または、導電性高分子の少なくとも一つが溶媒に分散した導電性インクを滴下して塗布・焼成することにより、パターン形状が下部電極のパターン形状を概ね反転した形状であることを特徴とする上部電極が自己整合して形成される。

【0011】

また、下部電極としてゲート電極が形成され、上部電極としてソース電極およびドレイン電極が、下部電極と概ね一致するパターン形状で絶縁膜表面に形成された撥液領域によって2ヶ所以上に分離された親液領域上に形成され、そのパターン形状が下部電極であるゲート電極形状を概ね反転した形状を有し、ゲート電極に対して自己整合して配置された電極基板において、前記電極基板上の、ソース電極、ドレイン電極、及び両者間に介在する絶縁膜表面の撥液領域（ゲート電極領域）の、夫々の少なくとも一部を跨って覆う様に半導体膜が形成されたことを特徴とする薄膜トランジスタを形成する。

【0012】

また、下部電極として複数のゲート配線／電極が形成され、上部電極として複数の信号配線、ソース／ドレイン電極、及び画素電極が、下部電極と概ね一致するパターン形状で絶縁膜表面に形成された撥液領域によって複数の分離された親液領域上に形成された電極基板において、電極基板上のソース電極、ドレイン電極、及び両者間に介在する絶縁膜表面の撥液領域（ゲート配線／電極領域）、夫々の少なくとも一部を跨って覆う様に半導体膜が形成された薄膜トランジスタが、前記ゲート配線と前記信号配線の各交差部分に夫々配置されたことを特徴とするアクティブマトリクス型薄膜トランジスタ基板を形成する。

【0013】

また、このアクティブマトリクス型薄膜トランジスタ基板において、下部電極として、隣接配置された開口を有するリング状の複数の矩形が互いに少なくとも1箇所以上で接続された形状を特徴とする複数のゲート配線／電極が、互いに近接して形成されていることを特徴とし、上部電極として、前記ゲート配線／電極に対して、前記矩形同士の間隙に接続部を乗り越える形で信号配線およびソース／ドレイン電極が連続して自己整合して形成され、前記リング状の矩形の開口部に画素電極が形成されることを特徴とするアクティブマトリクス型薄膜トランジスタ基板を形成する。特に、前記複数のゲート配線／電極の形状および配置において、個々のゲート配線／電極における開口を有するリング状の矩形同士を接続する接続部の幅と、複数のゲート配線／電極同士の間隔とが、個々のゲート配線／電極を構成するリング状の開口を有する矩形同士の間隔よりも小さいことを特徴とするアクティブマトリクス型薄膜トランジスタ基板を形成する。

【0014】

感光性撥液膜として、フォトレジストの代わりに、少なくとも一部がフッ素または水素で終端された炭素鎖を含む感光性撥液性単分子膜を用いる。

【0015】

また上記の特徴を有する電極基板の製法として、不透光性の下部電極、透光性の絶縁膜、感光性撥液膜を順次積層した透光性の基板表面上に、基板、絶縁膜、感光性撥液膜を透過して下部電極を透過しない波長を有する光で光触媒作用を示す、酸化チタン、窒素ドーパド酸化チタン、チタン酸ストロンチウム等からなる光触媒材料を近接ないしは密着配置して裏面露光を行い、基板、絶縁膜、感光性撥液膜を透過した光を吸収した光触媒材料が示す光触媒作用によって感光性撥液膜を分解除去して、下部電極と概ね同一形状にパターン加工する。この方法を用いた場合は、感光性撥液膜の感光波長に対して不透明な材質を、基板または絶縁膜のうち少なくとも一方に用いてもよい。これ以外の製法として、絶縁膜上に形成したフォトレジストを裏面露光して下部電極と同一パターン形状に加工形成し、その上に感光性撥液膜を積層してからフォトレジストを除去する、いわゆるリフトオフ法を用いて感光性撥液膜を下部電極と概ね同一形状にパターン加工することもできる。

【0016】

上記の構成および製法で形成した、電極基板、薄膜トランジスタ、および、アクティブ

マトリクス型薄膜トランジスタ基板を用いて、液晶、電気泳動、または有機エレクトロルミネセンス表示装置を形成する。また、上記の電極基板および薄膜トランジスタを少なくとも一部に用いて、RFIDタグ装置などの半導体装置を形成する。

【0017】

本発明では、上記のように感光性撥液膜として、従来一般的に用いられたフォトレジストの代わりに感光性撥液単分子膜を用いて、下部電極をフォトマスクにして、前記感光性撥液単分子膜を露光して親液／撥液パターンを形成した基板表面の親液領域に導電インクを塗布・焼成して上部電極パターンを形成する製法を用いる。その際に発明者によって見出されたパターン形成原理を利用するため、上部電極の概ねの形状を決めるフォトマスクとなる下部電極の形状に上記のような特徴が現れる。

【0018】

そこで、以下に本発明で用いたパターン形成原理を説明する。まず、本発明で用いた感光性撥液単分子膜と従来のフォトレジストの、感光性撥液膜としての違いを説明する。フォトレジストは、一般的に感光性撥液単分子膜より撥液性が小さい一方、 $1\mu\text{m}$ 程度の厚膜形成が可能であるため、撥液領域（フォトレジスト部）と親液領域に段差を設けて、段差内に導電性インクを挟持して電極パターンを形成する。これに対して、感光性撥液単分子膜は、一般的にフォトレジストよりも撥液性が高い一方、約 2nm 以下の膜厚で薄いため、フォトレジストのような段差効果は利用できず、その撥液作用で親液領域内に導電性インクを閉じ込めて電極パターンを形成することを特徴とする。

【0019】

図11は、感光性撥液単分子膜で形成した親液／撥液パターンと塗布形成した電極パターンの関係を示す図である。本図を用いて、本発明で利用するパターン形成原理を説明する。図には（1）～（3）に3種類の異なる撥液パターンに対して、同一形状の電極パターンが形成される様子を、各基板の平面図とA-A'，B-B'方向で切断した断面図が示してある。各図の基板1上で感光性単分子膜からなる撥液膜1が形成された部分が撥液領域、形成されていない部分が親液領域をなす。ここでは、純水を滴下した場合に基板面と水滴が成すいわゆる接触角が約 90° 以上の領域を撥液領域、 45° 以下の領域を親液領域と定義する。（1）では、撥液領域は内側に矩形の親液領域を取り囲む外周が閉じたリング形状である。この親液領域に導電性インクを塗布すると、導電性インクは撥液領域には濡れ広がらず親液領域に閉じ込められる。これを焼成することにより、前記の親液領域と同形の電極5を得る。これは、撥液膜としてフォトレジストを用いた場合も同様に得られる一般的なパターン形成原理である。

【0020】

（2）では、（1）と較べてリング状の撥液領域の一部（本図では右中央部）が細長い浸水領域によって切断されていることを特徴とする。この場合、ほぼ外周が撥液領域で取り囲まれた矩形の親液領域に導電性インクを塗布すると、（1）と同様に導電性インクは撥液領域には濡れ広がらず、しかも撥液領域の切断部に浸入することもなく、これを焼成することにより（1）と概ね同形状の電極が得られた。このように撥液領域の切断部から導電性インクが漏れ出ない必要条件として、親液領域で切断された部分の間隙が親液領域の最短間隙（本図で示す矩形の場合は短辺）よりも小さい必要があることを見出した。これは滴下された導電性インクが、表面積（表面エネルギー）をできるだけ小さくしようとする液体の一般的性質に依るものと理解される。このように、相対的に幅広の親液領域内に挟持された液体材料である導電性インクが、これに繋がった相対的に幅狭の親液領域に浸透しない作用を、以下、「導電性インクの非浸透作用」と呼ぶことにする。

【0021】

一方（3）では、（1）と較べてリング形状の撥液領域が中央部において細長い撥液領域で接続されており、撥液領域に取り囲まれた矩形の親液領域が上下に分離している。この場合も、外周が撥液領域で取り囲まれた矩形の親液領域に十分な量の導電性インクを塗布すると、（1）と同様に導電性インクは外周の撥液領域には濡れ広がらない一方、前記撥液領域の細長い接続部を乗り越えて濡れ広がり、上下2箇所の親液領域に塗布された導

電性インクが一つに繋がるため、これを焼成することで(1)と概ね同形状の電極が得られた。このように2箇所の親液領域に塗布された導電性インクが両者を分離する撥液領域を乗り越えて一つに繋がるための必要条件として、親液領域を分離する細長い撥液領域の幅が、導電性インクを滴下する親液領域の最短間隙(本図で示す矩形の場合は短辺)よりも小さい必要があることを見出した。これは滴下された導電性インクが、2つに分離された形状を取るよりも一つに繋がった形状をとることで、表面積(表面エネルギー)をできるだけ小さくしようとする液体の一般的性質に依るものと理解される。このように、相対的に幅狭の撥液領域で二分された相対的に幅広の親液領域に挟持された液体材料である導電性インクが、前記幅狭の撥液領域を乗り越えて一つに繋がる作用を、以下、「導電性インクの架橋作用」と呼ぶことにする。この架橋作用は、撥液領域の形成部材として段差を有するフォトレジストを用いた場合には得られず、本発明のように段差が殆どない感光性撥液単分子膜を用いて初めて得られる作用である。

【0022】

本発明では、以上に説明した「導電性インクの非浸透作用」と「導電性インクの架橋作用」を利用して、導電性インクを用いて上部電極を形成するために、感光性撥液膜の形状、および感光性撥液膜の形状を決めるフォトリソマスクに用いる下部電極の形状に上述したような工夫を施す。詳細は、以下の実施例で具体的に説明する。

【0023】

本発明によれば、上部電極のパターン形状は、上記作用によって下部電極を概ね反転した形状となり、下部電極に対して自己整合して位置合せされる。従って、下部電極の形成法として、インクジェット等の微細パターンが形成可能な印刷法を用いれば、印刷法で作成した上部電極も微細パターンとなり、しかも下部電極に対して自己整合して位置合せされる。従って、フォトリソグラフィー法を用いずに、微細なパターン形状を有し、お互いに自己整合して正確な位置合せがされた下部電極と上部電極が絶縁膜を介して対峙する電極基板、及びそれを用いた薄膜トランジスタ、表示装置等の半導体装置を形成することが出来る。

【発明の効果】

【0024】

本発明によれば、下部電極自身をフォトリソマスクに利用して下部電極のパターン形状が転写された感光性撥液膜が作る親液／撥液領域を用いて、下部電極の反転パターン形状を有する上部電極を形成するため、下部電極と上部電極は自己整合して位置合せされ、下部電極を印刷法で形成した場合でも位置ずれが生じない。このため、印刷法を用いて、絶縁膜を介して下部電極と上部電極が正確に位置合せされた電極基板を形成できる。導電性インクを用いた上部電極の塗布形成時に、導電性インクの非浸透作用と架橋作用が利用できるように、下部電極パターン形状に工夫すれば、絶縁膜を介して互いに交差する自己整合配置された配線／電極を印刷法でできる。印刷法による電極基板の製造工程数削減効果を図16に示す。従来のフォトリソグラフィー法では、一つの電極形成に8工程、合計19工程要するのに対して、本発明の印刷法を用いれば半分以下の7工程で製造可能であり、生産性向上効果は明らかである。

【発明を実施するための最良の形態】

【0025】

以下、本発明の幾つかの実施例について、図面を参照しながら具体的に説明する。まず初めに、共通の技術となる感光性撥液膜の裏面露光による光パターンニング法を、図13を用いて説明する。

【0026】

まず、透光性の基板1上に下部電極2、透光性の絶縁膜3、および感光性撥液膜4が順次積層された電極基板を用意する。例えば基板1には1mm厚の石英基板、下部電極2には膜厚140nmのCr薄膜、絶縁膜3は膜厚400nmの酸化シリコン膜、感光性撥液膜4には、少なくとも一部にフッ素基で終端された炭素鎖を有する撥液性単分子である、 $\text{CF}_3(\text{CF}_2)_7(\text{CH}_2)_2\text{SiCl}_3$ 等に代表されるフッ化アルキル系シランカップリン

グ剤、を用い、夫々以下の方法で形成する。下部電極 2 は、膜厚 400 nm の Cr 薄膜を、DC マグネトロンスパッタ装置を用いて基板温度 200℃ で堆積後、フォトリソグラフィ法においてエッチング液として硝酸第 2 セリウムアンモニウム溶液を用いて加工して形成した (図 13 (a))。絶縁膜 3 は、テトラエトキシシラン (TEOS) と酸素 (O_2) を原料ガスとして、プラズマ化学気相成長法 (プラズマ CVD 法) を用いて基板温度 350℃ で堆積した。感光性撥液膜 4 は、上記のようにして下部電極 2、絶縁膜 3 を順次積層した基板 1 の表面を良く洗浄した後、フッ素系溶媒中に上記シランカップリング剤が分散した溶液をスピコート、ディップコート、スプレー法、等の方法で塗布・乾燥させて形成した (図 13 (b))。上記の基板に対して、裏面から低圧水銀ランプ光を 30 分程度照射して、いわゆる裏面露光を施した (図 13 (c))。光の照射経路を図中に矢印で示す。裏面露光終了後、絶縁膜 3 表面の光照射領域 (下部電極の非遮光領域) から感光性撥液膜 4 が除去されて親液領域となり、絶縁膜 3 表面の光未照射領域 (下部電極の遮光領域) には感光性撥液膜が残存して撥液領域となっていることを以下の方法で確認した。感光性撥液膜の有無は XPS, UPS 等の光電子分光法, TOF-SIMS (飛行時間検出方式 2 次イオン質量分析法) を用いて、フッ素元素の有無を確認した。また、絶縁膜 3 表面に純水を滴下して接触角を測定したところ、光未照射領域では $100^\circ \sim 120^\circ$ を示し、光照射領域では 30° 以下を示した。また、この基板を純水中に浸漬して引き上げたところ、絶縁膜 3 表面の光照射領域 (下部電極の非遮光領域) にのみ純水が付着し、基板鉛直方向から観察した純水と下部電極 2 の端部での重なり幅が $1 \mu m$ 以下であった。

【0027】

以上の結果から、下部電極 2 をフォトマスクとして利用した裏面露光法により、感光性撥液膜 4 が下部電極 2 と概ね同一パターン形状に加工されていることを確認した (図 13 (d))。

【0028】

以下の実施例では、目的に応じてフォトマスクとなる下部電極 2 の形状に工夫を施し、感光性撥液膜を下部電極 2 と概ね同一パターン形状に加工する。この際、電極基板の平面図においては、下部電極 2 と感光性撥液膜 4 の形状が重なってしまい表現できないが、以下の図では、図中の 2, 4 と記載の場合は、下部電極 2 上に概ね同一形状で感光性撥液膜 4 が配置されることを意味する。基板 1 と絶縁膜 3 に対しても、同じ意味で平面図中に 1, 3 と記載する。

【実施例 1】

【0029】

本発明の電極基板、薄膜トランジスタ、およびその製造方法の一実施例を説明する平面図および断面図を、図 1 に示す。例えば図 13 と同じ部材と形成法を用いて、基板 1 上に下部電極 2、絶縁膜 3 を順次積層する。但し、本実施例では下部電極 2 であるゲート電極のパターン形状として、互いに隣接配置された 2 つの開口部を有する形状とする。また、本実施例では、ディップコート法で感光性撥液膜 4 を塗布したため、裏面露光する前は、感光性撥液膜 4 は、絶縁膜 3 の表面以外に、基板 1 の裏面にも付着している (図 1 (a))。裏面露光により、感光性撥液膜 4 は、基板 1 の裏面から除去され、絶縁膜 4 表面では、下部電極 2 と概ね同一パターン形状の撥液領域を形成する (図 1 (b) - (c))。この絶縁膜 3 上に形成された、撥液領域に取り囲まれた 2 つの親液領域に、金属超微粒子、金属錯体、または導電性高分子を少なくとも一つ含んだ液体材料から構成される導電性インクを、塗布・焼成して上部電極 5, 6 を形成する (図 1 (d))。導電性インクとしては、感光性撥液膜 4 で形成した撥液領域から弾かれて、感光性撥液膜 4 が除去された親液領域に濡れ拡がる特性を有し、焼成後に十分低い抵抗値を示す液体材料であれば良く、具体的な材料として、Au, Ag, Pd, Pt, Cu, Ni、等を主成分とする直径約 10 nm 以下の金属超微粒子または金属錯体が、水、トルエン、キシレン等の溶媒に分散した溶液を使用できる。また、透明電極材料の ITO (インジウム錫酸化物) 形成には、In ($O-i-C_3H_7$)₃ と Sn ($O-i-C_3H_7$)₃ 等の金属アルコキシドが水、アルコール溶媒に分散した溶液が使用できる。また、透これ以外の透明電極材料として、導電性高

分子である PSS (ポリスチレンスルホン酸) をドーブした PEDOT (ポリ-3, 4-エチレンジオキシチオフェン), ポリアニリン (PAN), ポリピロール (PPy) 等の水溶液が使用できる。何れの材料も、上記 2つの親液領域が十分被覆される量を滴下後、約 80 ~ 500 °C の適性温度で真空中または大気中で焼成すると、膜厚約 100 nm の上部電極 5, 6 が形成できた。本実施例では、上部電極 5, 6 の形状は、2つの矩形形状であり、絶縁膜表面の撥液領域以外の親液領域上に形成され、そのパターン形状が下部電極 2 のパターン形状を概ね反転して自己整合した形状となった。

【0030】

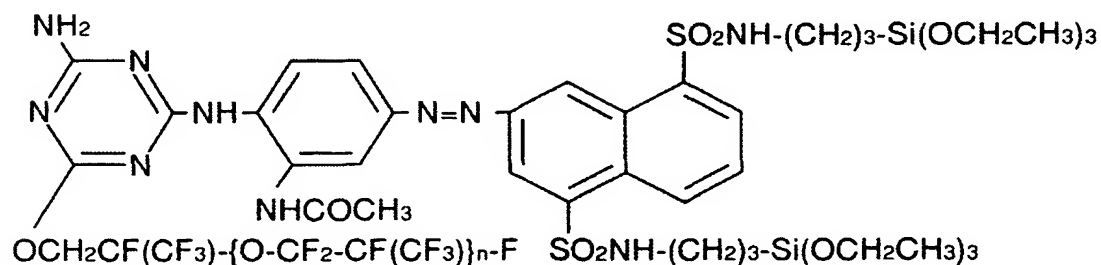
上記の実施例では、下部電極材料に Cr を用いたが、露光波長に対して不透明な材料であれば構わない。例えば、Al, Mo, Au, Ag, Pd, Cu、等でも良い。また、上記の実施例では、基板 1、絶縁膜 2、および感光性撥液膜 4、の夫々に、石英、酸化シリコン、フッ化アルキル系シランカップリング剤を用いたが、これ以外の材料でも構わない。但し、基板 1 と絶縁膜 2 の材料は、感光性撥液膜 4 の露光波長を透過する必要があるため、感光性撥液膜 4 の材料に依存して制限される。感光性撥液膜材料として、フッ化アルキル系シランカップリング剤を用いたが、少なくとも一部にフッ素基で終端された炭素鎖を有する撥液性単分子であれば他の材料でもよく、例えば、特開 2001-278874 号に記載がある側鎖にフッ素置換基を持つパーフルオロオキセタン等のオキセタン誘導体でも良い。但し、これらの感光性撥液膜材料の露光波長は 300 nm 以下であるため、基板 1 と絶縁膜 2 の材料には、300 nm 以下の波長を透過する (バンドギャップが 4 電子ボルト (eV) 以上の) 材料を必要があり、上記実施例では、夫々石英と酸化シリコンを用いた。酸化シリコン膜は、プラズマ化学気相成長法で形成する以外に、ゾルゲル法で塗布・焼成した膜でも構わない。また、酸化シリコン以外にも、窒化シリコン (Si₃N₄)、酸窒化シリコン (SiON)、酸化アルミニウム (Al₂O₃)、酸化ジルコニウム (ZrO₂) でもよい。また、基板 1 の材料は合成石英でもよい。

【0031】

感光性撥液膜の感光波長を 300 nm 以上に長波長化する方法としては、以下の 2通りが挙げられる。一つは、波長 300 nm ~ 700 nm の光を吸収して熱分解する色素骨格を持った分子からなる感光性撥液膜であり、具体的には下記化合物 1, 2 が挙げられる。

【0032】

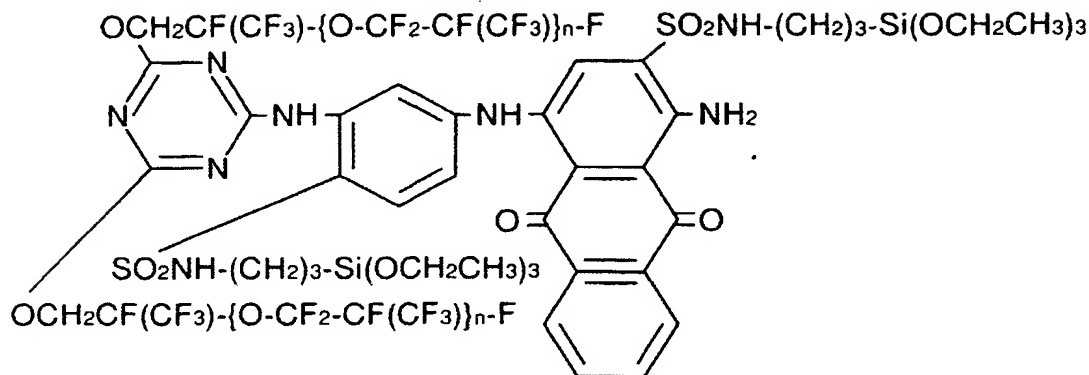
【化 1】



化合物 1

【0033】

【化2】



化合物 2

【0034】

これらの化合物の合成方法を以下に示す。

【0035】

(化合物1の合成)

化合物1は下記の(i)～(iii)の反応により合成される。

【0036】

(i) 撥水材料の還元

デュポン社製クライトックス157FS-L(平均分子量2500)(50重量部)を3M社製PF-5080(100重量部)に溶解し、これに水素化リチウムアルミニウム(2重量部)を加え、48時間80℃で加熱・攪拌する。反応液を氷水に注ぎ、下層を分取して1%塩酸で洗った後、洗浄液の液性が中性になるまで水洗する。ろ紙でろ過することで洗浄後の液中の水分を除いた後、PF-5080をエバポレーターで揮発させクライトックス157FS-Lの末端がCH₂OHに変換された化合物3(45重量部)を得る。

【0037】

【化3】



化合物 3

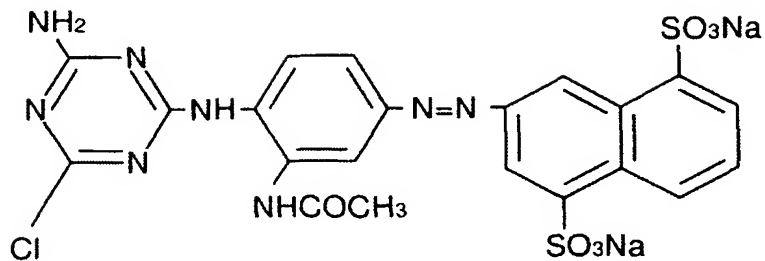
【0038】

(ii) 色素骨格の導入反応

化合物3(45重量部)を3M社製HFE-7200(100重量部)に溶解し、これにリアクティブ・イエロー3(別名プロシオン・イエローHA)(12重量部)、エタノール(100重量部)、炭酸ナトリウム(2重量部)を加え、30時間還流する。なおリアクティブ・イエロー3の構造を下記に示す。

【0039】

【化4】



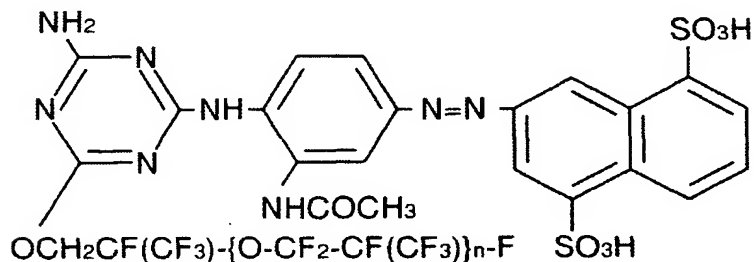
C.I.リアクティブ・イエロー 3

【0040】

反応液中の溶媒（HFE-7200とエタノール）をエバポレーターで揮発させ、残渣にHFE-7200（100重量部）、35重量%の塩酸（100重量部）に氷水（100重量部）を合わせたものを加え、激しく攪拌した後静置する。下層を分取し、洗浄液の液性が中性になるまで水洗する。ろ紙でろ過することで洗浄後の液中の水分を除いた後、HFE-7200をエバポレーターで揮発させ化合物28にリアクティブ・イエロー3が結合した化合物4（45重量部）を得る。

【0041】

【化5】



化合物 4

【0042】

(iii) 結合部位の導入反応

化合物4（45重量部）をHFE-7200（100重量部）に溶解後、0℃前後に冷却時、チッソ（株）製サイラエースS330（10重量部）、N,N-ジシクロヘキシルカルボジイミド（10重量部）、ジクロルメタン（20重量部）を加え、3時間攪拌する。更に反応液を常温に戻し、30時間攪拌する。反応液を静置後、反応液がおおよそ二層に分かれたら下層を分取する。なお上層と下層の間に濁りを生じるがこれは下層に加えない。下層をジクロルメタン（20重量部）で数回洗った後、ろ紙でろ過する。この後液中の溶媒（HFE-7200）をエバポレーターで揮発させ目的の化合物1（40重量部）を得た。

【0043】

(化合物2の合成)

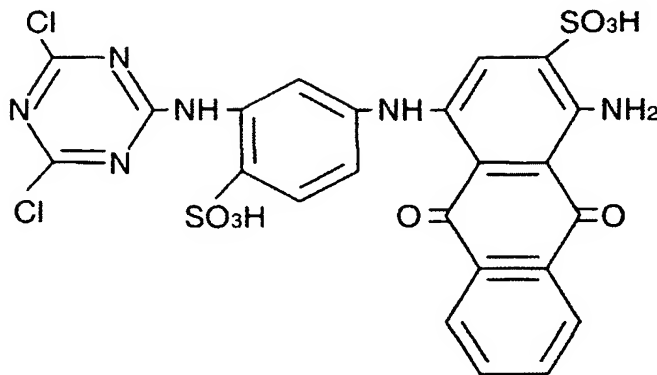
リアクティブ・イエロー3（12重量部）の代わりにミカシオン・ブリリアント・ブルーRS（7重量部）を用いる以外は化合物1の合成と同様にして化合物2（40重量部）を得た。

【0044】

なおミカシオン・ブリリアント・ブルーRSの化学構造は下記の通りである。

【0045】

【化6】



ミカシオン・ブリリアント・ブルーRS

【0046】

場合によってスルホン酸ナトリウムの部分がスルホン酸になっているものもあるので、その場合は水酸化ナトリウム等でスルホン酸ナトリウムに変換した後に使用する。

【0047】

上記化合物1, 2を感光性撥液膜に用いた場合、基板1と絶縁膜3は上記の広い波長範囲のいずれかの波長を透過すれば良い。従って、絶縁膜3には、無機材料としては、酸化シリコン(SiO_2)以外に、酸化タンタル(Ta_2O_5)、酸化ジルコニウム(ZrO_2)、酸化ランタン(La_2O_3)からなる膜厚300nmの薄膜を、プラズマ化学気相成長法またはゾルゲル法で形成したものを用いても良い。また、有機材料としては、ポリビニルフェノール(PVP)、ポリメチルメタクリレート(PMMA)のスピンコート膜を用いても良い。基板1には、コーニング1737等の一般的なガラス基板、各種プラスチック基板が使用できる。

【0048】

感光性撥液膜4の感光波長を長波長化するもう一つの方法として、絶縁膜3の少なくとも一部に光触媒材料を用いる。光触媒材料には、光を吸収して、膜中に酸化・還元力の強い正孔、電子を生成し、光触媒材料に近接する有機材料を分解する作用がある。

【0049】

この場合、感光性撥液膜4には、上述した全ての材料が使用できる。例えば、忠永、南、マテリアルインテグレーション14(10), pp. 9-13(2001)に記載されるように、絶縁膜3と感光性撥液膜4の間に、例えば厚さ約10nmの酸化チタン(TiO_2)からなる光触媒材料をゾルゲル法で塗布形成する。酸化チタンは、400nm以下の波長を吸収して光触媒作用を生じるため、基板1、絶縁膜3には400nm以下の波長を透過する材料を用いればよい。この場合、基板1には、ガラス基板、透光性の高いポリイミド等からなるプラスチック基板、が使用できる。また、絶縁膜3には、上述した無機材料を使用できるが、有機材料は光触媒材料に分解されるため、使用しない方がよい。

【0050】

これは、後述する半導体材料7も同様であり、有機材料は使用しない方がよい。さらに、光触媒材料として、600nm以下の可視光を吸収して光触媒作用を生じる、いわゆる可視光応答型光触媒材料を用いる場合は、基板1、絶縁膜3、には600nm以下の波長を透過する材料が使用できる。従って、上述の材料を全ての無機材料が使用できる。

【0051】

上記以外の光触媒材料を用いて感光性撥液膜4を加工する方法で、絶縁膜1、半導体膜7、に有機材料が使用できる方法については、(実施例6)で説明する。

【0052】

以上のようにして形成した本発明の電極基板の上に、ソース電極5、ドレイン電極6、及び下部にゲート電極2を有する絶縁膜表面、夫々の少なくとも一部を跨って覆う様に半導体膜7を形成すると、薄膜トランジスタが構成できる。半導体膜7には、以下の部材と製法が使用できる。無機材料としては、厚さ約200nmのアモルファス(非晶質)シリコン膜を、シランと水素($\text{SiH}_4 + \text{H}_2$)を原料ガスとして、基板温度250℃としてプラズマ化学気相成長法を用いて形成した後、フォトリソグラフィ法を用いて、 SF_6 をエッチングガスとしてドライエッチングで島上に加工して、半導体膜7を得る。また、これをレーザアニールすれば多結晶シリコン膜にすることもできる。このように、半導体膜7に無機材料を用いる場合は、絶縁膜3にも酸化シリコン、窒化シリコン等の無機材料を用いることが望ましい。また、半導体膜7を形成する前に、絶縁膜3の表面から感光性撥液膜を除去した方が、絶縁膜3と半導体膜7の界面が安定化して、良好なトランジスタ特性が得られる。例えば、アモルファスシリコンを用いた場合、電界効果移動度 $0.5 \text{ cm}^2/\text{Vs}$ 、しきい値電圧2V、オン/オフ電流比7桁の、一般の薄膜トランジスタと同等の性能が得られた。有機材料としては、低分子系ではペンタセン、チオフェンオリゴマーに代表されるアセン系材料を室温~100℃の基板温度で真空蒸着法を用いて形成する。マスク蒸着またはエッチングガスに酸素を用いたフォトリソグラフィ法を用いて、島状に加工された半導体膜7を形成する。ペンタセンの場合は、トルエン、クロロフォルム等を溶媒とする可溶性の前駆体、誘導体材料にして、キャスト、ピンコート、ディップコート等の塗布法で形成できる。また、高分子系では、ポリチオフェン系として高度に規則的なナノ構造であるレジオレギュラー(regio-regular)(鎖全体が同じ方向に並んで、頭と尻がくつつく配列をしている)構造を有するポリ-3,ヘキシルチオフェン(P3HT)、ポリフルオレン系ではフルオレン-バイチオフェン(F8T2)の共重合体、またポリフェニレンビニレン(PPV)を上述した塗布法で形成できる。半導体膜7に有機材料を用いる場合は、ゲート電極2上の感光性撥液膜4を除去せずに、その上に半導体膜7を形成するとトランジスタ特性が向上した。例えば、ペンタセン蒸着膜の場合、感光性撥液膜4上に形成すると、電界効果移動度 $1.0 \text{ cm}^2/\text{Vs}$ 、しきい値電圧-2V、オン/オフ電流比7桁の性能を示したが、感光性撥液膜4を除去した絶縁膜上に形成すると、電界効果移動度 $0.2 \text{ cm}^2/\text{Vs}$ 、しきい値電圧-5V、オン/オフ電流比4桁と性能が劣化した。これは、感光性撥液膜4には有機半導体材料の配向秩序を向上する作用があるためと考えられる。

【実施例2】

【0053】

本実施例では、下部電極2をインクジェット等の印刷法で形成し、半導体膜7をキャスト法で形成した場合を、薄膜トランジスタの平面図を示す図2を参照しながら説明する。下部電極2の材料及び印刷法には、実施例1の上部電極5,6と同じものを使用できる。下部電極2以外は、実施例1と同じ材料、製法が使用できる。インクジェット法を用いた場合、ゲート電極となる下部電極2は、図に示すようなドットが連なった形状を呈する。これは、インクジェットのヘッドから噴出された導電性インクが、均一な基板1上で噴出時におけるドット形状の痕跡を残して等方的に濡れ拡がるためである。このように下部電極2の形状が製法に依存して変形した場合も、本発明では、この形状と概ね同一なパターン形状を有する感光性撥液膜パターンが絶縁膜3上に形成されるため、上部電極5,6はこの下部電極2のパターン形状を概ね反転した形状として、絶縁膜3上に自己整合して形成できる。この上にキャスト法を用いて、例えばP3HTを塗布形成すると、図に示すように半導体膜7の位置がずれることがある(図には右上方向にずれた例を示す)。このような位置ずれが生じて、本発明の薄膜トランジスタでは均一なスイッチ特性が得られた。これは以下の理由に依る。一般的に薄膜トランジスタ特性は、ゲート電極である下部

電極 2 とソース／ドレイン電極である上部電極 5, 6 に挟まれた部材で形成される寄生容量のばらつきに依存して変動し、不均一化する。一般的な薄膜トランジスタ構造では、半導体膜 7 の上に上部電極 5, 6 を形成する、いわゆるトップコンタクト構造が用いられる。この場合、上下電極および半導体膜が位置ずれすると寄生容量が変動して、特性が不均一化する。一方、本発明では、上下電極は自己整合して形成され位置ずれしない。また、上下電極を形成してからその上に半導体膜 7 を形成する、いわゆるボトムコンタクト構造であるため、半導体膜 7 は上下電極に挟まれず、寄生容量に寄与しない。従って、本発明の薄膜トランジスタでは、印刷法を用いて上下電極 2, 4, 半導体膜 7 を形成しても均一な薄膜トランジスタ特性が得られる。絶縁膜も印刷法で形成すれば、全てが印刷法で形成され、均一な特性を有する薄膜トランジスタが得られる。

【実施例 3】

【0054】

本実施例では、下部電極の少なくとも一部をなす 2 本のゲート電極配線と、上部電極の少なくとも一部をなす 2 本の信号配線の交差部に形成された 4 個の薄膜トランジスタからなる、2 行 2 列アクティブマトリクス型薄膜トランジスタ基板およびその製法を、平面図と断面図を表す図 3 を参照しながら説明する。本実施例の各層の材料と製法は、実施例 1, 2 と同じであるため、特に必要がある以外は説明を省く。

【0055】

本実施例では、前述した「導電性インクの非浸透作用」および「導電性インクの架橋作用」を利用して信号配線／ドレイン電極とソース電極／画素電極を形成するため、主にゲート配線／電極を構成する下部電極 2 のパターン形状として、図 3 (a) に示すような特徴を有する形状を用いる。すなわち、隣接配置された開口を有するリング状の 2 個の矩形 8 が、接続部 9 で 1 ヶ所接続された形状を特徴とする 2 本のゲート配線／電極が、間隙 10 を介して互いに近接配置される。このゲート配線／電極 5 の左端には矩形のゲート端子 11 が接続され、信号配線／ドレイン電極 5 の端子形成に利用する端子形成用下部電極 12 が、間隙 10 を介して 2 本のゲート配線／電極の上下に近接配置される。特に、下部電極 2 の形状として、ゲート配線／電極の接続部 9 の幅 (図 3 (a) 中の a)、およびゲート配線／電極同士および端子形成用下部電極 12 との間隙 10 の幅 (図 3 (a) 中の b) が、隣接するリング状の開口を有する矩形 8 同士の間隙の幅 (図 3 (a) 中の c) より小さい形状を用いて、矩形同士の間隙に沿って導電性インクを塗布焼成したところ、前記矩形 8 同士の間隙に沿って接続部 9 を乗り越えて連続した直線状の、信号配線およびドレイン電極として機能する上部電極 5 が形成された。また、リング状の矩形 8 の親液領域である開口部に導電性インクを塗布・焼成したところ、ソース電極及び画素電極として機能する上部電極 6 が開口内に自己整合して形成された (図 3 (b))。上記の電極基板上に、電極基板の信号配線／ソース電極 5, ドレイン電極／画素電極 6、及び両者間に介在する下部にゲート配線／電極 2 を有する絶縁膜表面、夫々の少なくとも一部を跨って覆う様に半導体膜を形成すると、ゲート配線／電極 2 と信号配線／ドレイン電極 5 の各交差部分に 4 個の薄膜トランジスタが配置された、アクティブマトリクス型薄膜トランジスタ基板が完成する。本実施例のポイントは、「導電性インクの非浸透作用」および「導電性インクの架橋作用」を利用して、導電性インクで信号配線／ドレイン電極となる上部電極 5 を塗布形成する際に、導電性インクがゲート配線／電極 2 間の間隙 10 に浸透して上部電極 5 同士がショートせず、また、導電性インクが接続部 9 を乗り越えずに上部電極 5 が断線せず、上部電極 5 が縦方向に連続して形成されるように、矩形 8 同士の間隙の幅、すなわち上部電極の幅 c を、前記間隙 10 の幅 a および接続部 9 の幅 b よりも大きくとる点である。具体的には、 $c = 15 \mu\text{m}$ に対して、 $a = b = 3 \mu\text{m}$ とすると上記作用が生じた。

【0056】

この下部電極形状と信号配線／ドレイン電極形状の関係を表す平面図を、図 4 に示す。図 4 (a) は、間隙 10 の幅 b を上部電極 5 の幅 c と同程度以上にした場合であり、導電性インクが間隙 10 に浸透して隣接する上部電極 5 同士がショートした。また、図 4 (b) は、接続部 9 の幅 a を上部電極 5 の幅 c と同等以上とした場合であり、導電性インクが接

続部 9 上の撥液領域を乗り越えずに断線した。図 4 (b) のように接続部 9 の幅 a を大きくすればゲート配線／電極の抵抗値が下がるため、表示装置に用いる薄膜トランジスタ基板としては有利である。この断線対策として、図 4 (c-1) には、接続部上に導電性インクを再塗布して接続する例を示した。この際、再塗布前に HeCd レーザ等で感光性撥液膜を除去し、また比較的粘性が高い導電性インクを用いるとよい。但し、本方法での修正には、時間を要する問題がある。

【0057】

これに対して、図 4 (c-2) は、断線不良が生じないように下部電極形状で対策した例であり、接続部 9 を複数に分割 (図では 3 分割) して、接続部 9 全体の幅が上部電極幅 c 以上となる場合でも、接続部個々の幅を上部電極幅 c 以下にする。こうすれば、「導電性インクの架橋作用」で個々の接続部が乗り越えられ、上部電極 5 は断線せず、同時にゲート配線／電極として抵抗を下げるができる。具体的には、 $c = 15 \mu\text{m}$ に対して、 $b = 15 \mu\text{m}$ 1 本とすると断線したが、 $5 \mu\text{m}$ に 3 分割したところ架橋して繋がった。

【0058】

また、図 4 (c-3) では、接続部 9 においてリング状の矩形を内側に凹ませて局所的に上部電極幅 c を大きくした下部電極形状の例であり、接続部 9 の幅 a に対して c をより大きくすることができ、「導電性インクの架橋作用」が増強して上部電極の信号配線部が断線せずに形成できるようになる。

【0059】

図 3、図 4 に示した実施例では、個々のゲート配線／電極 2 において、隣接配置された開口を有するリング状の矩形 8 を上下辺が水平になるように配置したが、本発明はこれに限る必要はない。例えば図 5 に示すように、矩形 8 の位置を交互に上下にずらした構成でも良い。この場合、信号配線が形成される矩形 8 同士の間隙に対して、ゲート配線／電極同士の間隙 10 が直線的に交わらないため、矩形 8 同士の間隙に導電性インクを滴下した際に、インクが間隙 10 の左右両方向に流れて断線乃至は短絡する不良が生じにくくする作用が確認された。このように、間隙 10 の幅を上記のように狭めて導電インクの非浸透作用を利用するだけでなく、ゲート配線／電極形状に工夫することで、塗布プロセスで形成する信号配線の断線や短絡する不良を抑制できる。

【0060】

以上のようにして、ゲート配線／電極と信号配線／ドレイン電極およびソース電極／画素電極とが絶縁膜を介して自己整合して対峙した電極基板を形成し、ゲート配線／信号配線交差部に薄膜トランジスタが配置されたアクティブマトリクス型薄膜トランジスタ基板を形成することができた。実施例 1 及び 2 に示した方法を用いれば、このアクティブマトリクス型薄膜トランジスタ基板は、全て印刷法を用いて製造することができる。

【0061】

最後に、上部電極 5、6 を形成する導電性インク材料に言及する。この基板を光透過型の表示装置に用いる場合は、画素電極／ソース電極 6 は透明である必要があるため、実施例 1 に記載した塗布型 ITO 材料、導電性高分子材料を使用する。反射型表示装置に用いる場合は、表示性能向上には可視波長領域で反射率が高い Ag 等を用いるのが有効である。

。

【実施例 4】

【0062】

本実施例では、下部電極の少なくとも一部を成す m 本のゲート電極配線と、上部電極の少なくとも一部を成す n 本の信号配線の交差部に形成された $m \times n$ 個の薄膜トランジスタからなる、 m 行 n 列アクティブマトリクス型薄膜トランジスタ基板およびその製法を、平面図を示す図 6 と断面図を示す図 10 を用いて説明する。基本的な構成は、実施例 3 と同じであり、まず、隣接配置された開口を有するリング状の n 個の矩形が互いに少なくとも 1 ヶ所以上の接続部 9 (本例では 2 ヶ所) で接続された m 本のゲート配線／電極 2 が、間隙 10 を介して互いに近接配置される (図 6)。特に、間隙 10 の幅 b と、個々の接続部 9 の幅 a を、リング状の開口を有する矩形同士の間隙 c 以下にすると、この間隙 c に導電

性インクを塗布焼成して、信号配線／ドレイン電極として機能する n 本の上部電極 5 を、接続部 9 上の撥液領域を乗り越えて下部電極に連続して自己整合した直線形状に形成できる。間隙 10 に導電インクが浸透して、上部電極 5 同士がショートすることもない。

【0063】

また、本実施例では、下部電極 2 の一部として、一体形成された端子形成用下部電極 12 が、 m 本のゲート配線／電極 2 の外周を取り囲むように配置される。端子形成用下部電極 12 より外側の基板 1 の端部に上部電極 5 が形成されるのを防止するには、この部分にシールマスクを貼り付けて、上部電極 5 形成後に剥がせば良い。また、本実施例では、端子形成用下部電極 12 の信号端子 13 部の幅を上部電極幅 c よりも大きく取った。これは、単に上部電極端子の面積を大きくして、後述する信号回路との接触抵抗を下げるためばかりでなく、比較的長い信号配線 5 を導電性インクで塗布形成するためのインク溜めに利用するためである。すなわち、配線配線 5 形成用に幅 c の間隙に沿って滴下した導電性インクが多過ぎる場合は、この信号端子 13 部に導電性インクが流れ込み、また、少な過ぎる場合は、この信号端子 13 から導電性インクが供給され、適量の導電性インクで上部電極 5 が形成されるように作用する（図 7）。この電極基板上に、半導体膜 7 を実施例 3 と同様の配置、同様の方法、同様に材料で形成して、 m 本のゲート配線 2 と n 本の信号配線 5 の交差部に $m \times n$ 個の薄膜トランジスタが形成される（図 8）。さらにこの上に、保護膜 14 を形成後、画素／ソース電極 6、ゲート端子 11、信号端子 13、の上から保護膜を除去してスルーホール 15 を形成する。この保護膜およびスルーホールの形成には、例えば、窒化シリコンまたは酸窒化シリコンを、基板温度 150℃ 以上でプラズマ化学気相成長法を用いて形成後、 SF_6 をエッチングガスとしてフォトリソグラフィ法を用いてドライエッチング加工する。その際、スルーホールの位置は多少ずれても構わないため、フォトレジストを印刷形成しても良い。また、感光性ポリイミドなどの有機膜を塗布・仮焼成した後に、マスク露光・現像すれば、印刷法で保護膜及びスルーホールを一括形成できる。実施例 3 に記した印刷製法と、この保護膜／スルーホールの印刷製法を併用すれば、フォトリソグラフィ法を用いずに、印刷法のみを用いて、絶縁膜 3 を介して、ゲート配線／電極 2 と信号配線／画素電極 5、6 が自己整合配置されたアクティブマトリクス型薄膜トランジスタ基板を形成できる。また、下部電極 2 をフォトリソグラフィ法を用いて微細に加工形成すれば、上部電極 5、6 もその概ね反転パターン形状として、微細に形成され、高精細なアクティブマトリクス型薄膜トランジスタ基板を形成できることは言うまでもない。

【実施例 5】

【0064】

本実施例では、本発明のアクティブマトリクス型薄膜トランジスタ基板を用いた表示装置を、主な装置構成の平面図と断面図を示す図 14 を参照しながら説明する。アクティブマトリクス型薄膜トランジスタ基板 16 のゲート端子 11 にはゲート走査回路 17 が、信号端子 13 には信号回路 18 が、TAB (Tape Automated Bonding) 法または COG (Chip on Glass) 法によって接続され、さらに両回路はコントロール回路 19 に接続される。表示素子 20 がアクティブマトリクス型薄膜トランジスタ基板 16 の各画素電極と対向電極 21 の間に挟持される。ゲート走査回路 17 から出力される走査電圧が印加されたゲート配線／電極に接続された薄膜トランジスタが動作して、この薄膜トランジスタに接続された画素電極に、走査電圧と同期して信号回路から供給された信号電圧が加わり、表示素子がいわゆる線順次駆動されて、表示装置が動作する。本実施例の薄膜トランジスタ基板構成に対しては、表示素子 20 として、液晶表示素子、電気泳動素子などの容量駆動型素子が適用できる。横電界方式の液晶表示装置の場合は、周知のように対向電極 21 が薄膜トランジスタ基板内に構成されるため、本図と異なるが、基本的には同様に適用できる。また、有機エレクトロルミネセンス (OLED) 装置等の電流駆動型表示素子の場合も、周知の OLED 駆動用アクティブマトリクス型薄膜トランジスタ基板を本発明で構成すれば、適用可能である。この表示装置は携帯電話、フラットテレビ、ノート PC 等のフラットディスプレイに適用できる。また、本発明の薄膜トランジスタは表示装置以外に、

非接触 IC カードなどに代表される RFID 装置など薄膜トランジスタを利用するあらゆる半導体装置に適用できることは言うまでもない。

【実施例 6】

【0065】

本実施例では、感光性撥液膜の裏面露光方法及び装置構成を、その概略構成を示す図 15 を参照にしながら説明する。下部電極 2 と絶縁膜 3 を順次積層した後、感光性撥液膜 4 をディップコートした基板 1 が用意される。この場合、感光性撥液膜 4 は基板 1 裏面と絶縁膜 3 表面に付着する。シースヒータ等の加熱機構が内蔵されアルミ等からなる支持板 23 の表面に形成された、酸化チタンに代表される膜厚約 200 nm の光触媒膜 24 を、上記の基板 1 に密着させる（図 15 (a)）。密着性を向上するため、支持板 23 と光触媒膜 24 の間に緩衝材として PDMS 等からなるゴム板を挟むと有効である。基板 1 の裏面から、基板、絶縁膜を透過し光触媒膜が吸収する波長の光を照射すると、光触媒膜 24 の表面に酸化力の強い正孔キャリアが生成される。この正孔キャリアが隣接した感光性撥液膜を直接分解して、感光性撥液膜 4 が下部電極 2 と概ね同一パターン形状に加工される。この際、加熱機構で光触媒膜 24 を 100℃ 以上に予め加熱しておく、感光性撥液膜 4 のパターン加工精度が向上し、最小パターン幅 3 μm まで加工できた。これは、光触媒膜表面に水分が付着している場合、まず正孔キャリアが水を酸化分解して OH 基を生成し、この OH 基が感光性撥液膜を間接的に分解するため、OH 基が光触媒膜 24 と感光性撥液膜 4 の間隙を浮遊移動して、遮光領域の感光性撥液膜 4 も分解除去してしまうためと考えられる。加熱により、光触媒膜表面から吸着水分を予め除去しておけば、OH 基による間接分解プロセスが働かず、移動距離が短い正孔キャリアによる直接分解プロセスのみが働いて、感光性撥液膜 4 のパターン加工精度が向上する。また、光触媒膜 24 の表面は凹凸があるものより平滑な方が、光触媒膜 24 と感光性撥液膜 4 の密着性が向上して、パターン加工精度と効率が向上する。

【0066】

実施例 1 に記載したように、光触媒膜材料として酸化チタンを用いた場合は、露光波長が 400 nm 以下であり、基板 1 と絶縁膜 3 にはこの波長を透過する材料を用いる。窒素ドーパ酸化チタン等の可視光応答型光触媒材料を用いた場合は、露光波長が 600 nm 以下であり、基板 1 と絶縁膜 3 にはこの波長を透過する材料を用いる。本方法では、光触媒材料を絶縁膜中に使用しないため、上記条件を有する有機材料を絶縁膜 3、半導体膜 7 に使用できる。また、本方法で感光性撥液膜を加工する場合、裏面露光の波長には、感光性撥液膜を直接加工しない波長の光が使用できるため、電極基板の材質として、例えば、感光性撥液膜 4 として 300 nm 以下の感光波長を有するフッ化アルキル系シランカップリング剤に対して、基板 1 をコーニング 1737 といったガラス基板、または絶縁膜 3 に PVP などの有機材料、のように、基板および絶縁膜のうち少なくとも一方が、感光性撥液膜の感光波長に対して不透明な材質を用いることができる。

【図面の簡単な説明】

【0067】

【図 1】本発明の電極基板、薄膜トランジスタ、およびその製造方法の一実施例を示す平面図と断面図。

【図 2】印刷法で作成した本発明の薄膜トランジスタの平面図。

【図 3】本発明の 2×2 アクティブマトリクス型薄膜トランジスタ基板およびその製法を示す平面図と断面図。

【図 4】本発明の下部電極と信号配線／ドレイン電極の形状関係を示す平面図。

【図 5】本発明の下部電極（ゲート配線／電極）形状を示す平面図。

【図 6】本発明の m×n アクティブマトリクス型薄膜トランジスタ基板およびその製法を示す平面図。

【図 7】本発明の m×n アクティブマトリクス型薄膜トランジスタ基板およびその製法を示す平面図。

【図 8】本発明の m×n アクティブマトリクス型薄膜トランジスタ基板およびその製

法示す平面図。

【図 9】 本発明の $m \times n$ アクティブマトリクス型薄膜トランジスタ基板およびその製法示す平面図。

【図 10】 本発明の $m \times n$ アクティブマトリクス型薄膜トランジスタ基板を示す断面図。

【図 11】 本発明で利用した感光性撥液単分子膜による塗布電極パターン形成原理を示す図。

【図 12】 電極基板における電極の位置ずれの問題を示す平面図と断面図。

【図 13】 本発明の感光性撥液膜の裏面露光パターンニング法を説明する図。

【図 14】 本発明の表示装置の主な装置構成を示す平面図と断面図。

【図 15】 本発明の感光性撥液膜の裏面露光方法及び装置構成を示す図。

【図 16】 本発明の電極基板の製造工程数削減効果を示す図。

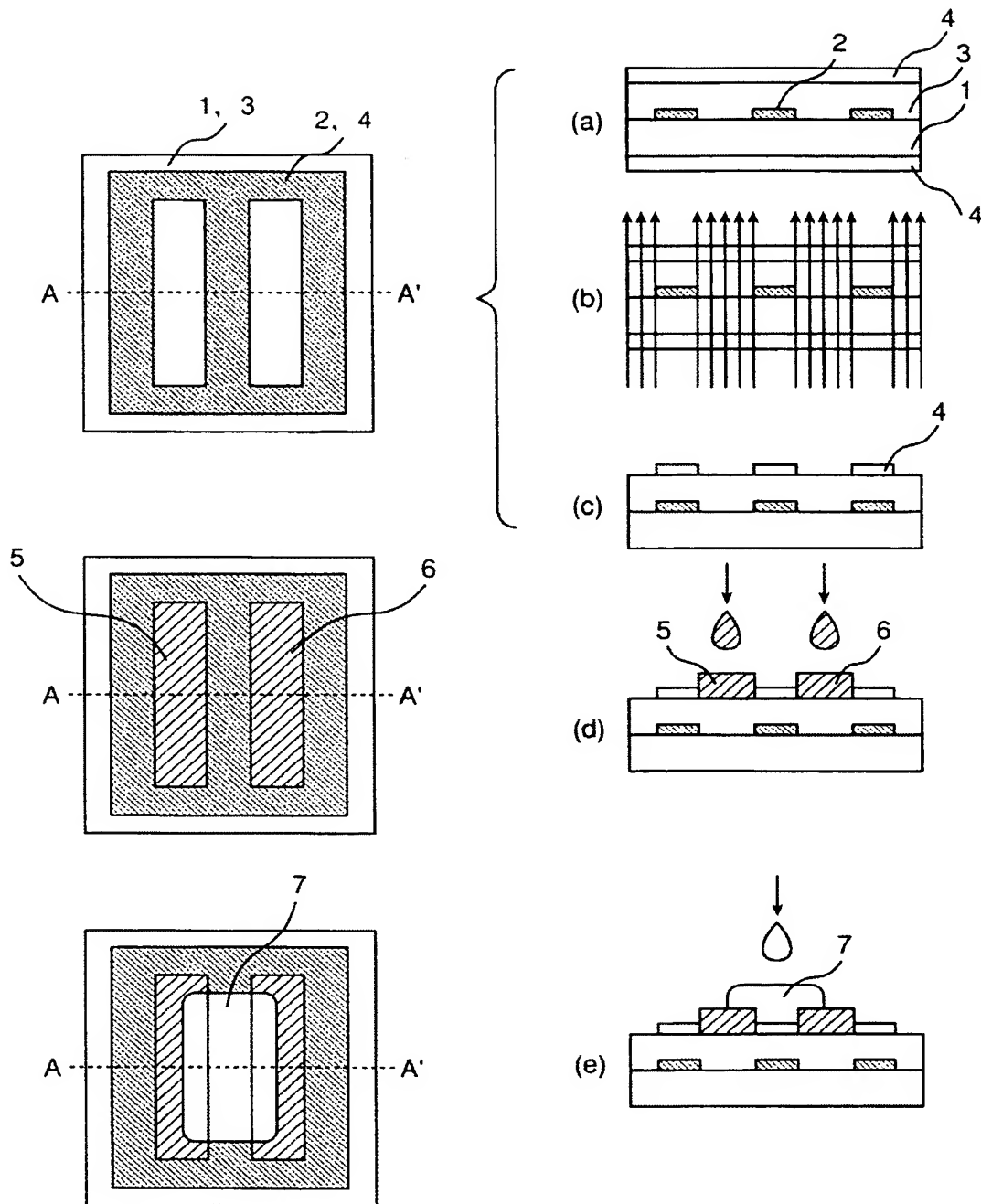
【符号の説明】

【0068】

1…基板、2…下部電極、ゲート配線／電極、3…絶縁膜、4…感光性撥液膜、5…上部電極、信号配線／ドレイン電極、6…上部電極、画素電極／ソース電極、7…半導体膜、8…ゲート配線電極のリング状の開口を有する矩形、9…ゲート配線の接続部、10…隣接するゲート配線／電極間の間隙、11…ゲート端子、12…信号端子形成用下部電極、13…信号端子、14…保護膜、15…スルーホール、16…アクティブマトリクス型薄膜トランジスタ基板、17…ゲート走査回路、18…信号回路、19…コントロール回路、20…表示素子、21…対向電極、22…加熱機構、23…支持板、24…光触媒膜、25…正孔。

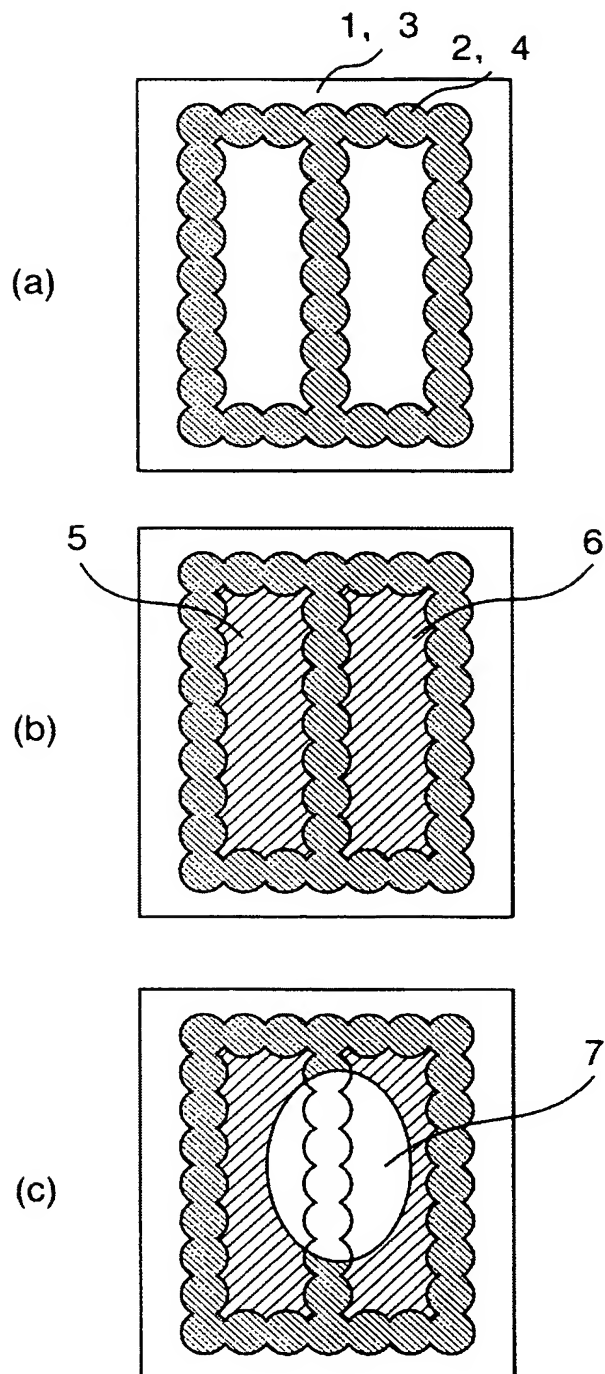
【書類名】 図面
【図 1】

図 1



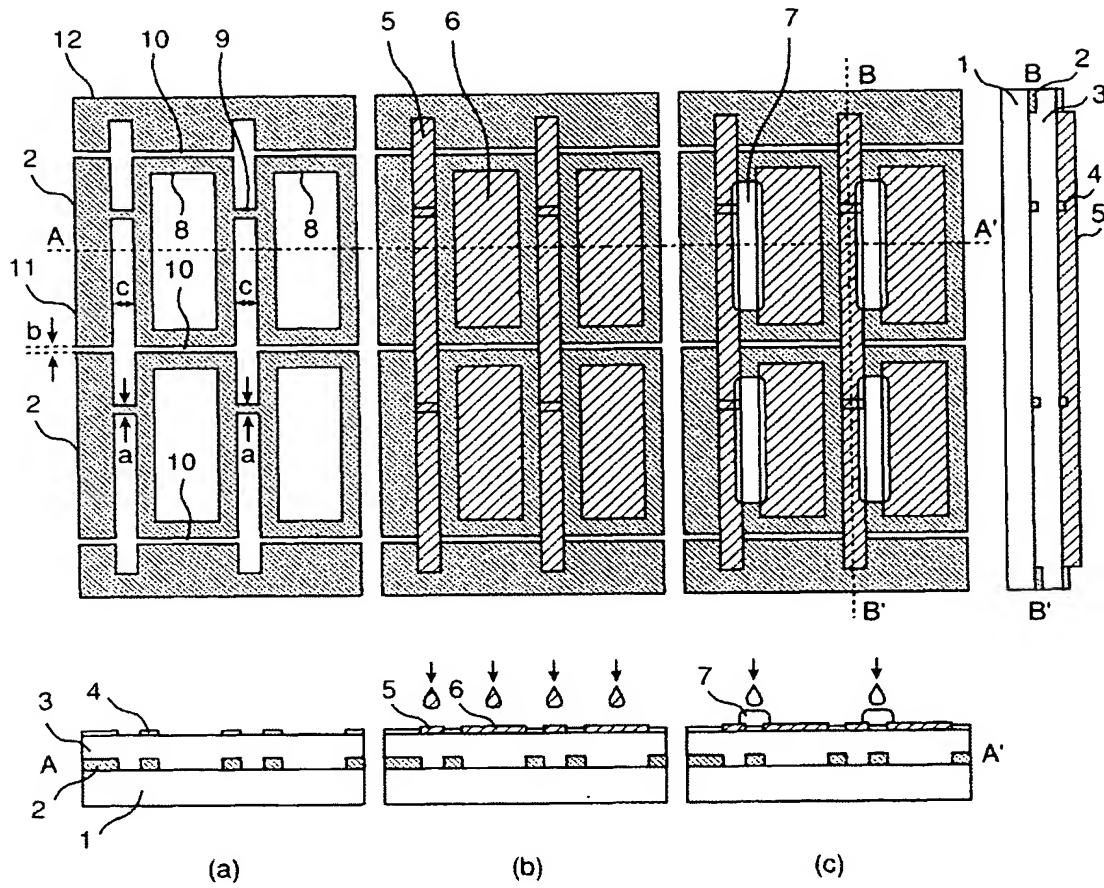
【図 2】

図 2



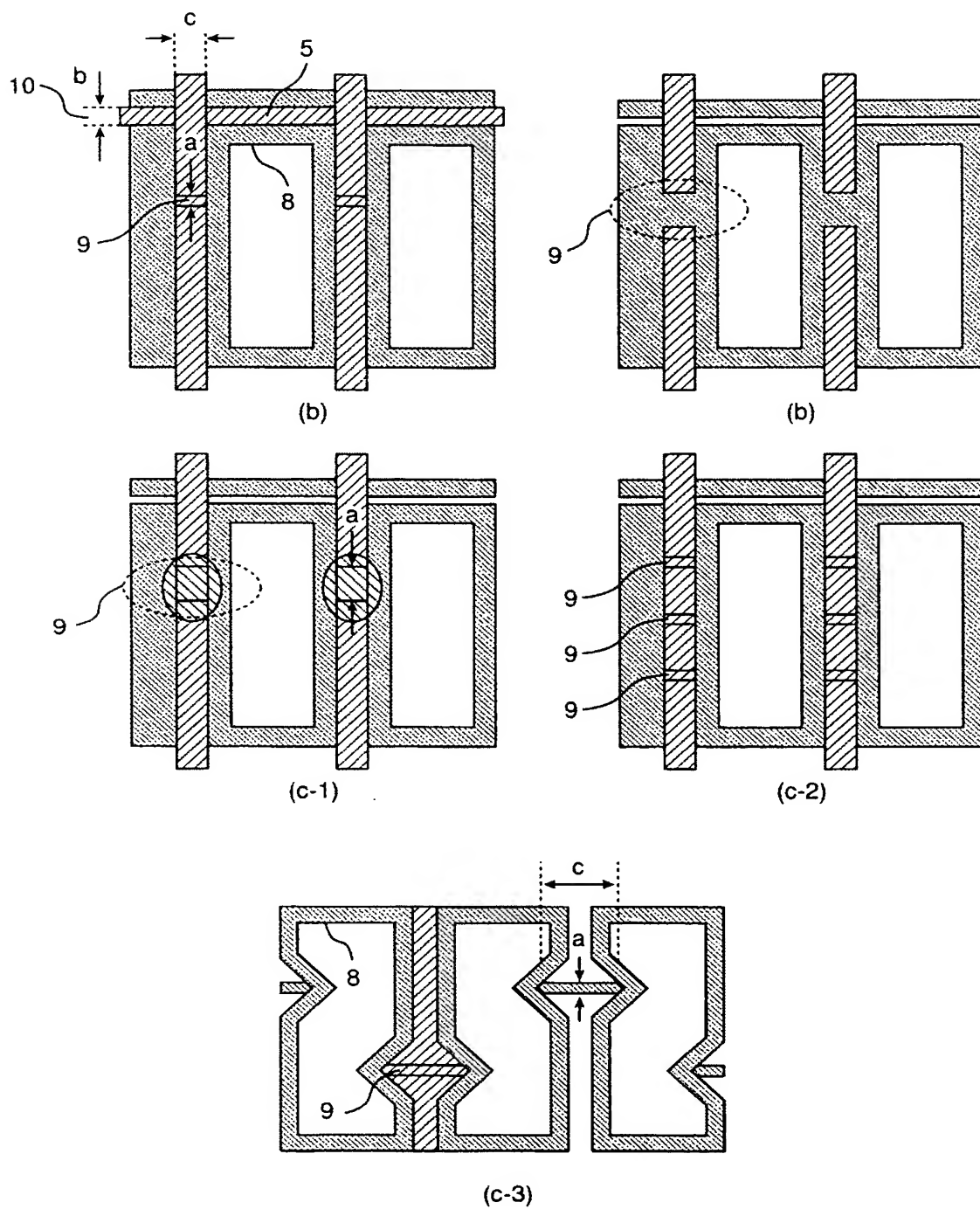
【図 3】

図 3



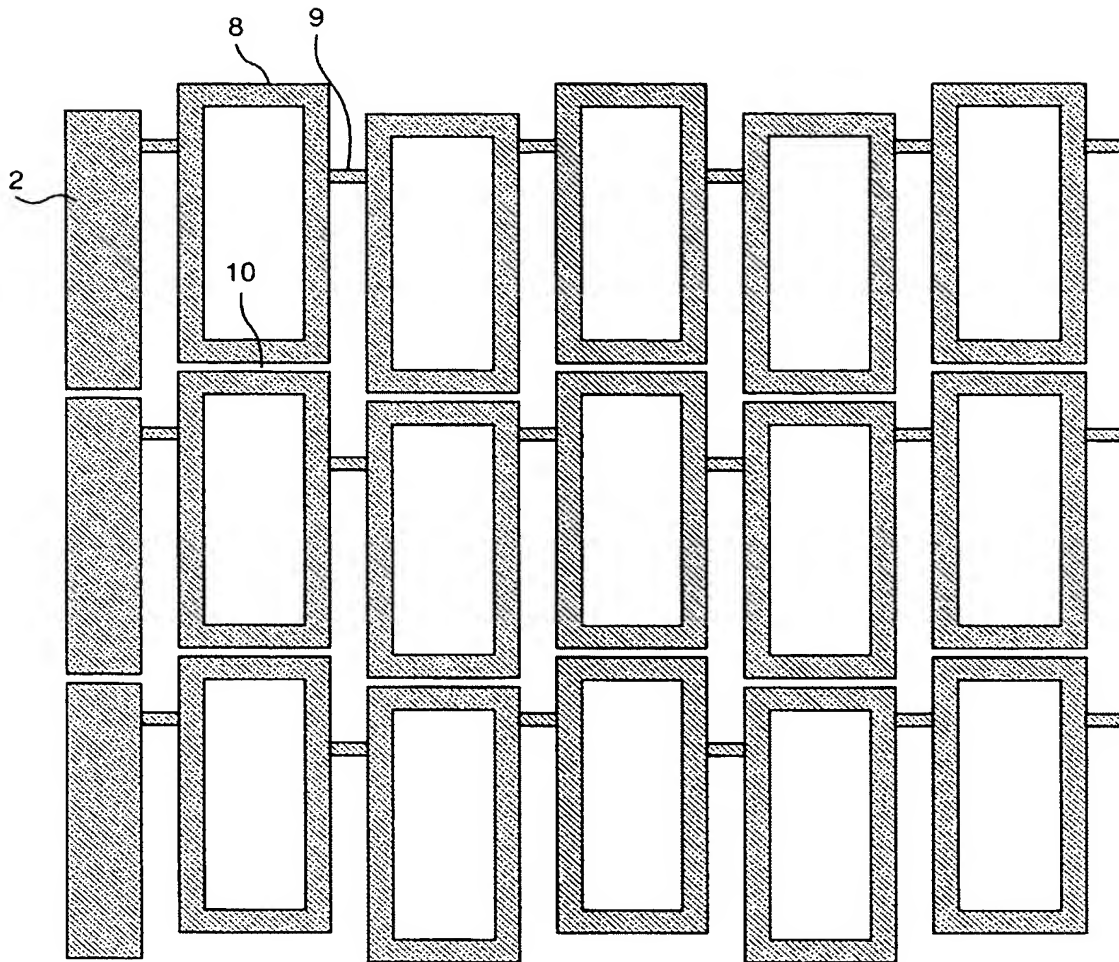
【図 4】

図 4



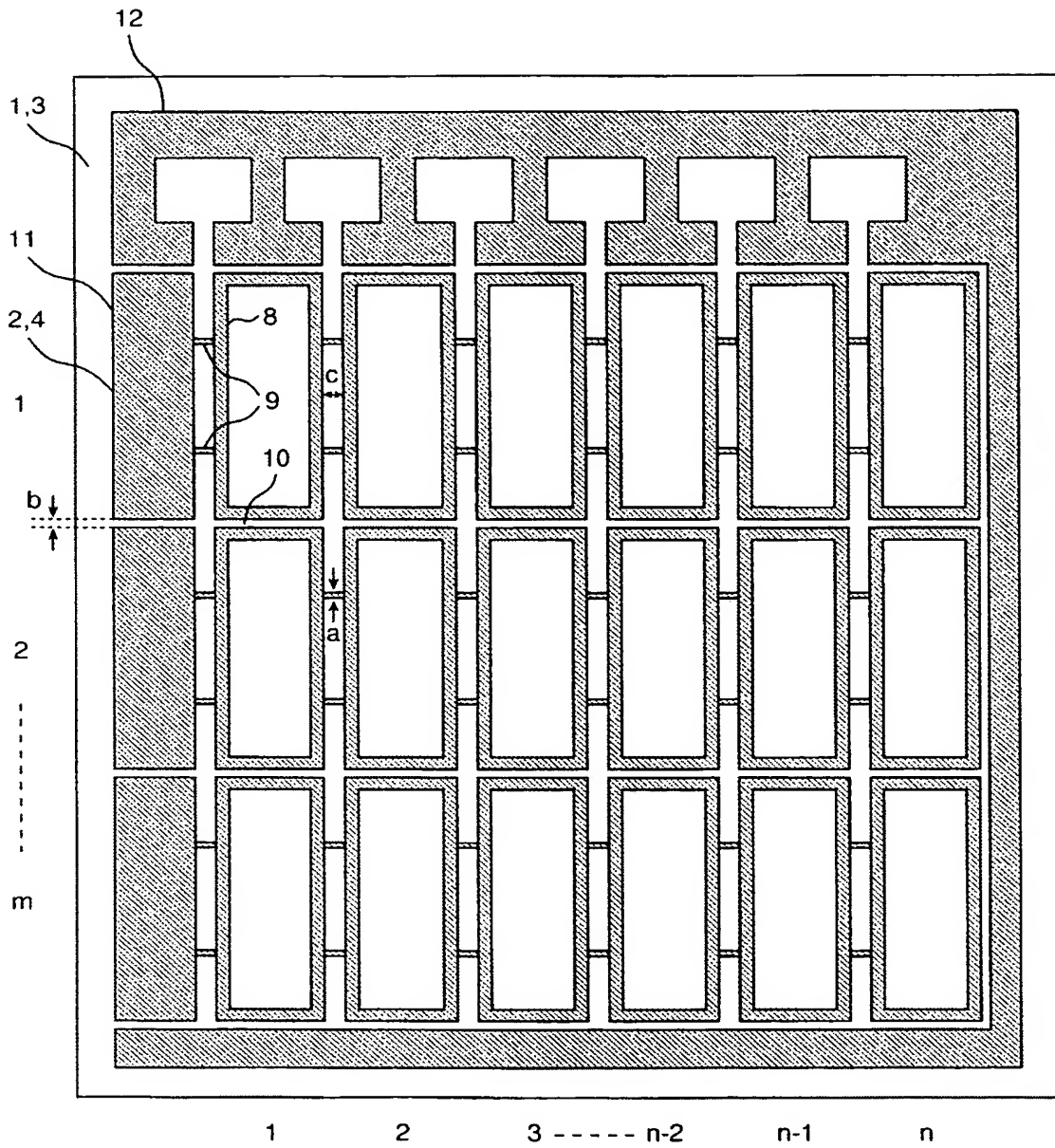
【図 5】

図 5



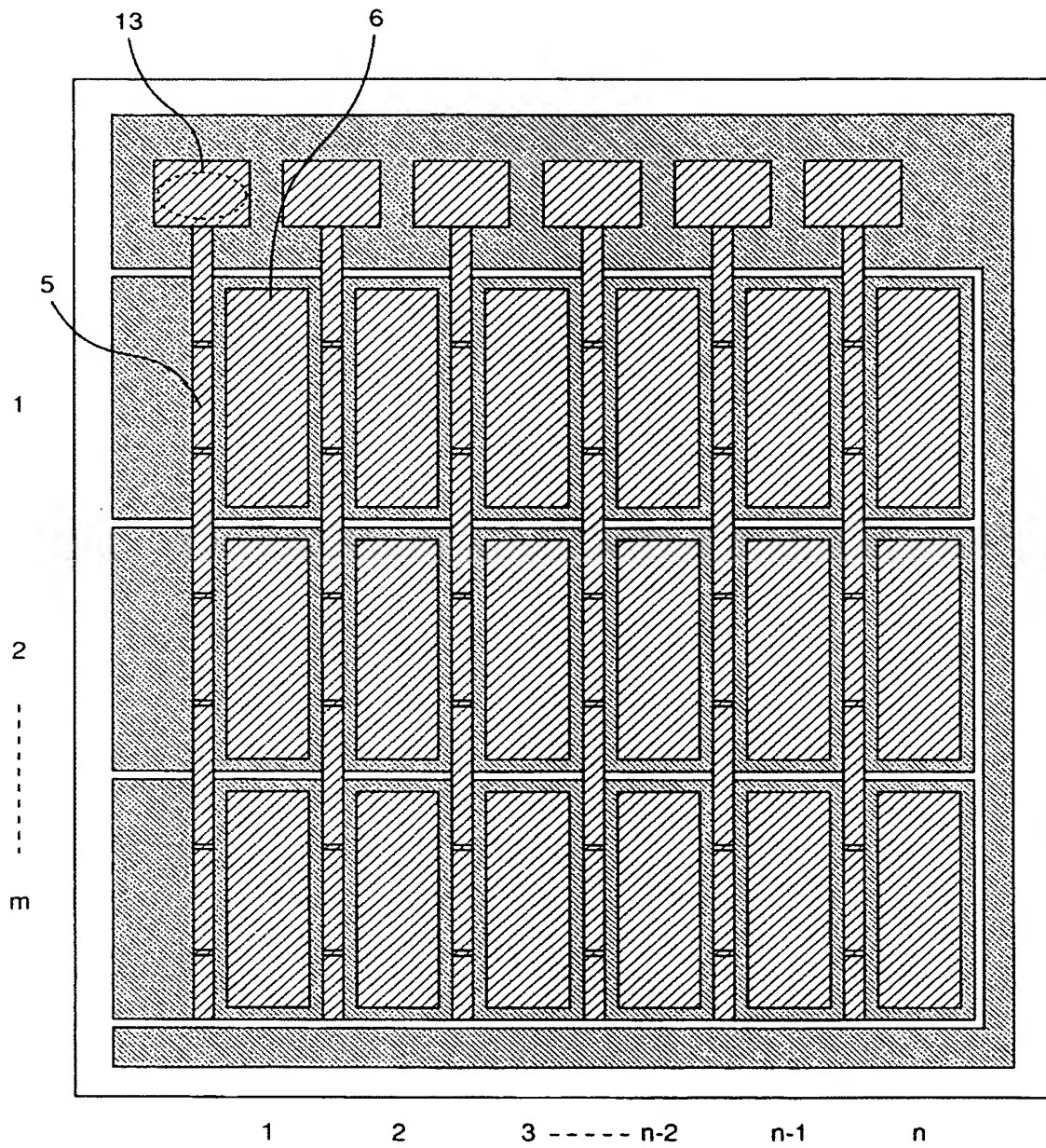
【図 6】

図 6



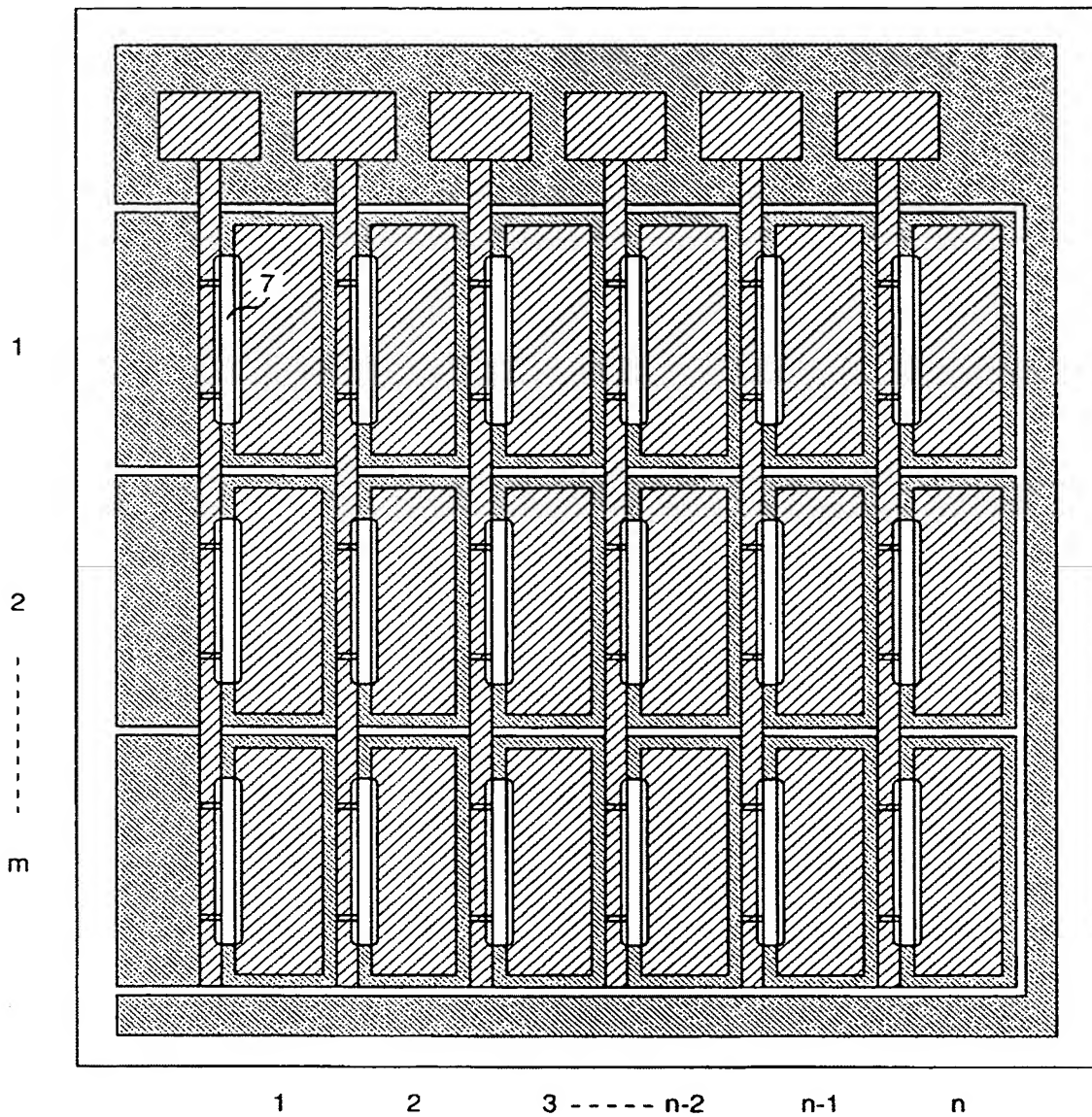
【図 7】

図 7



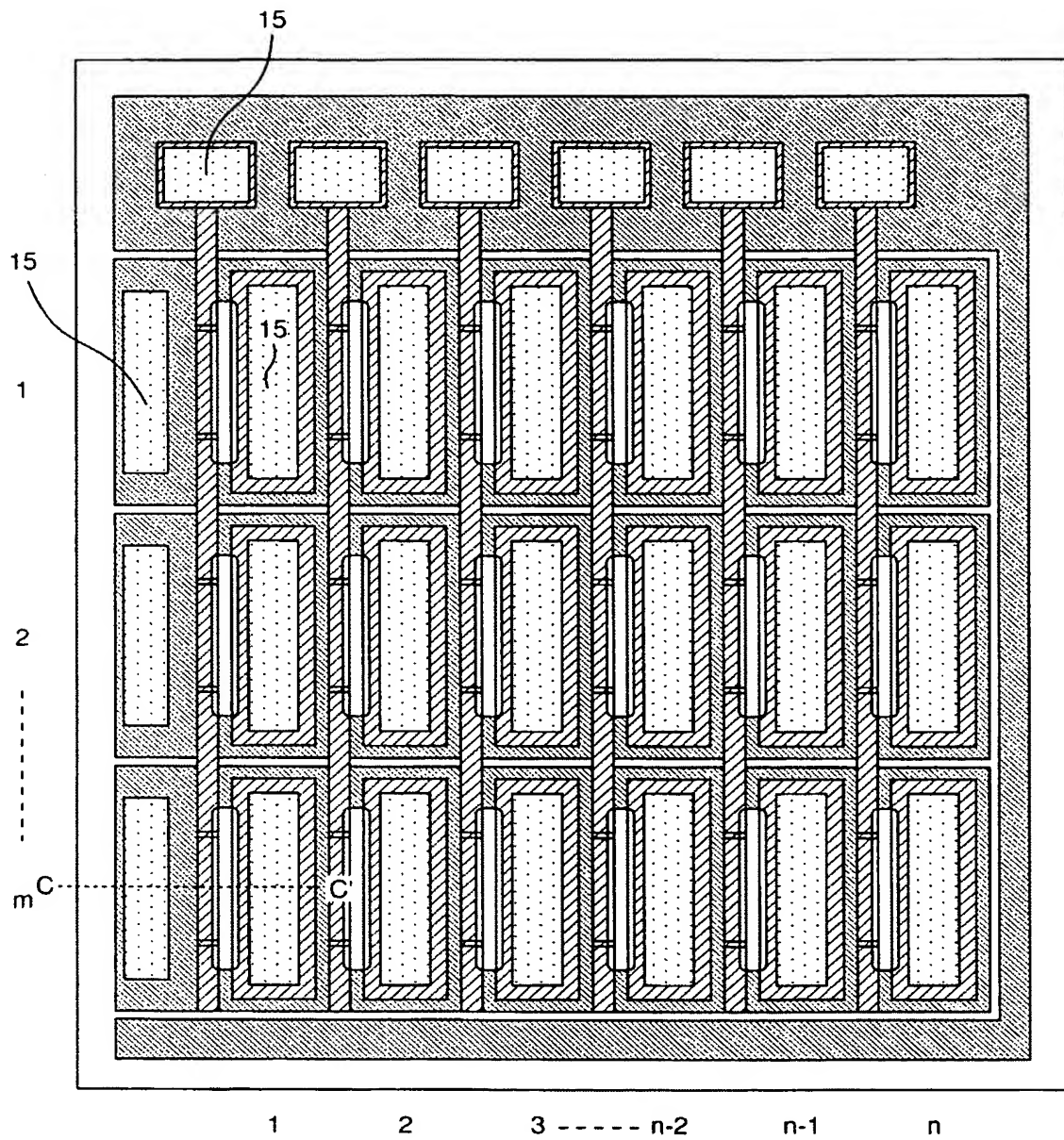
【図 8】

図 8



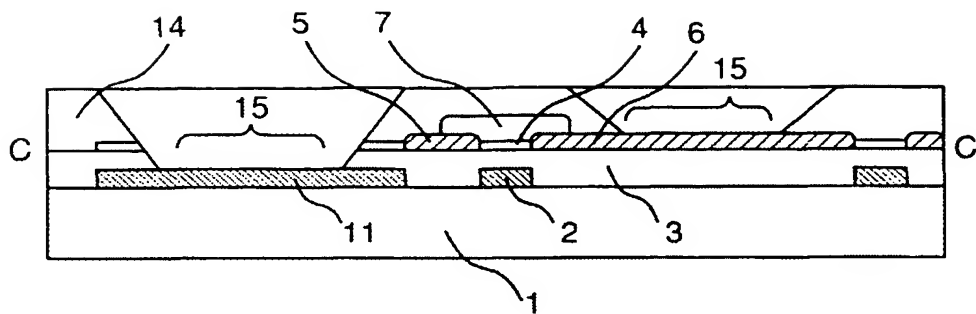
【図 9】

図 9



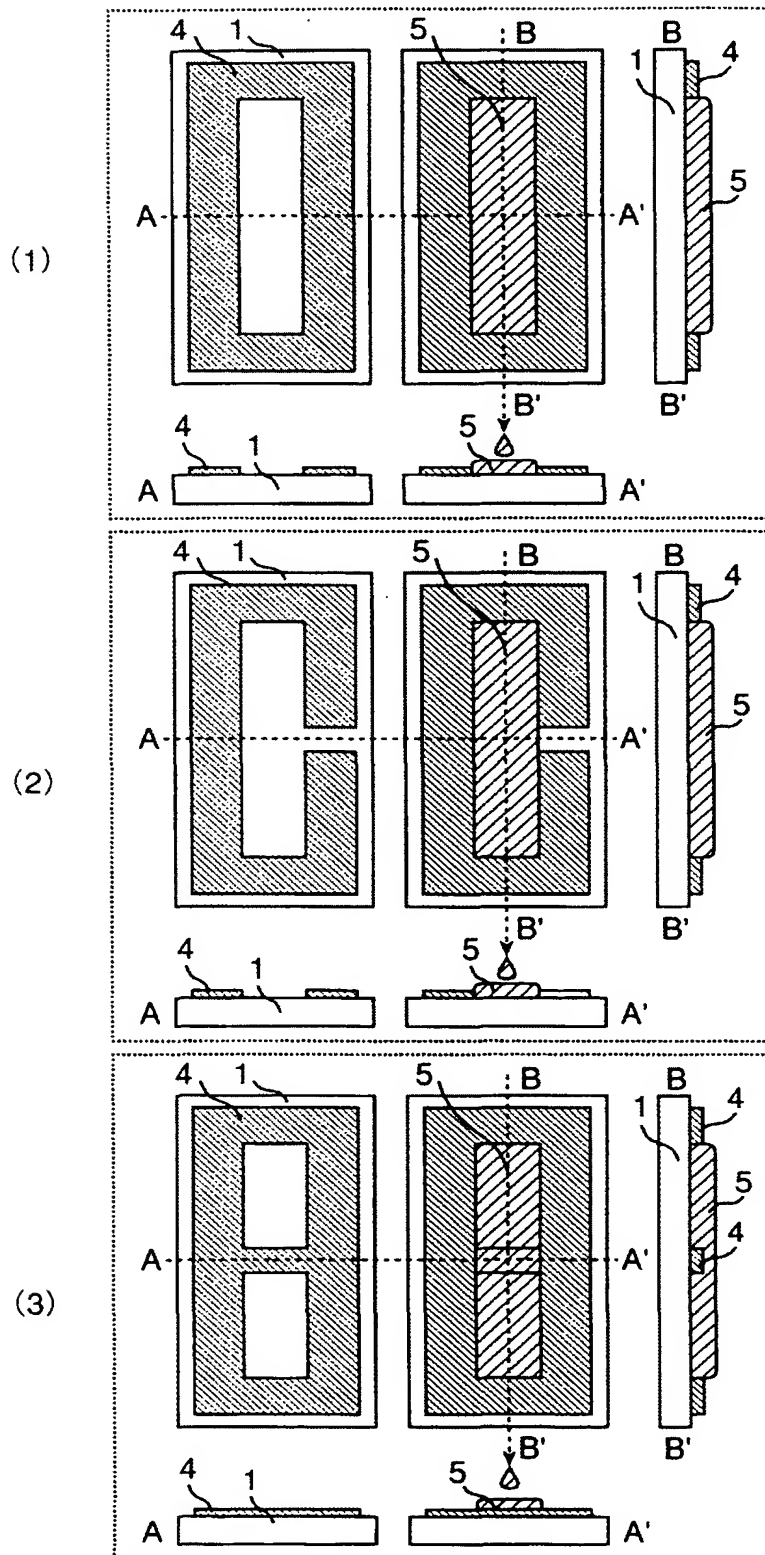
【図 10】

図 10



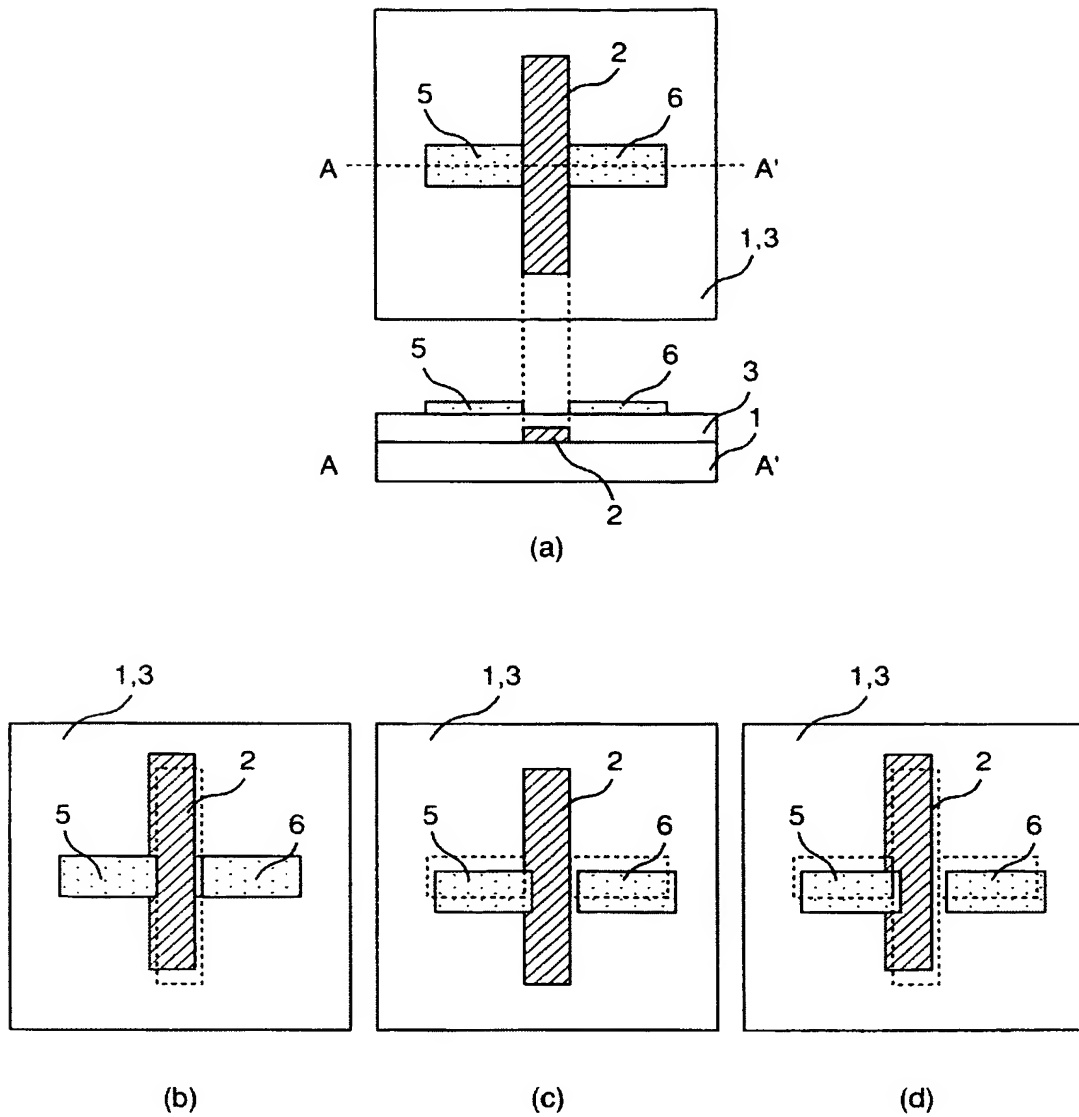
【図 11】

図 11



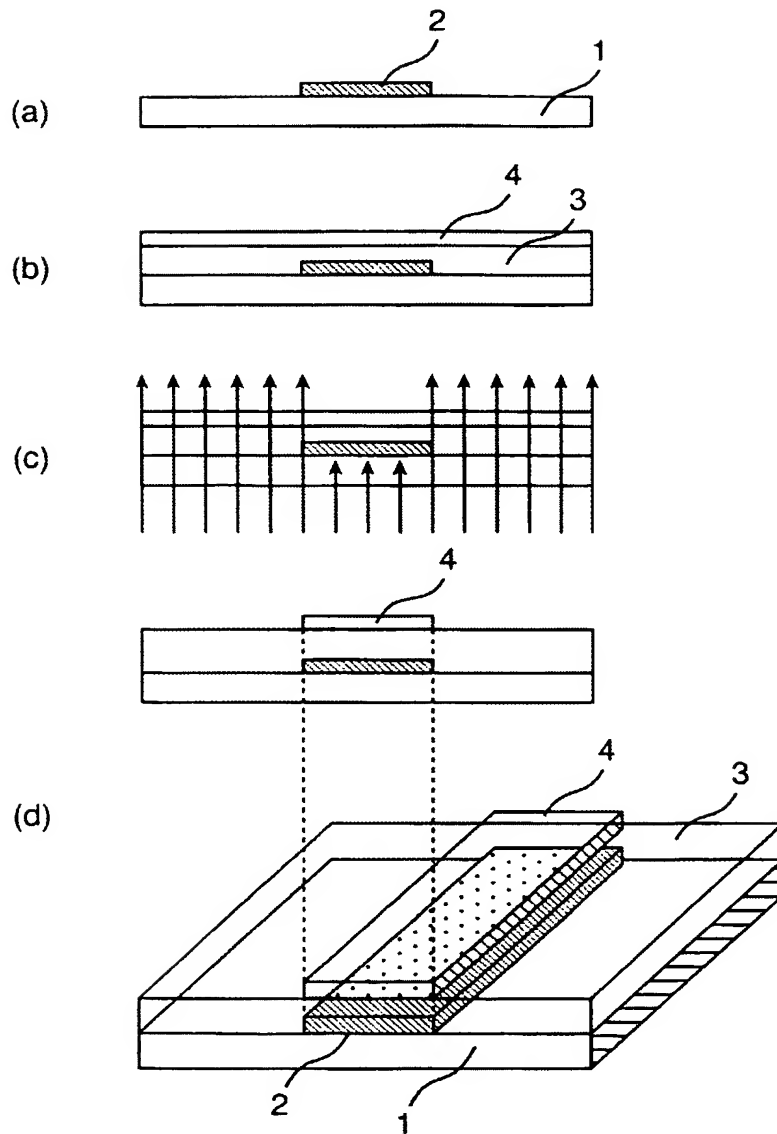
【図 12】

図 12



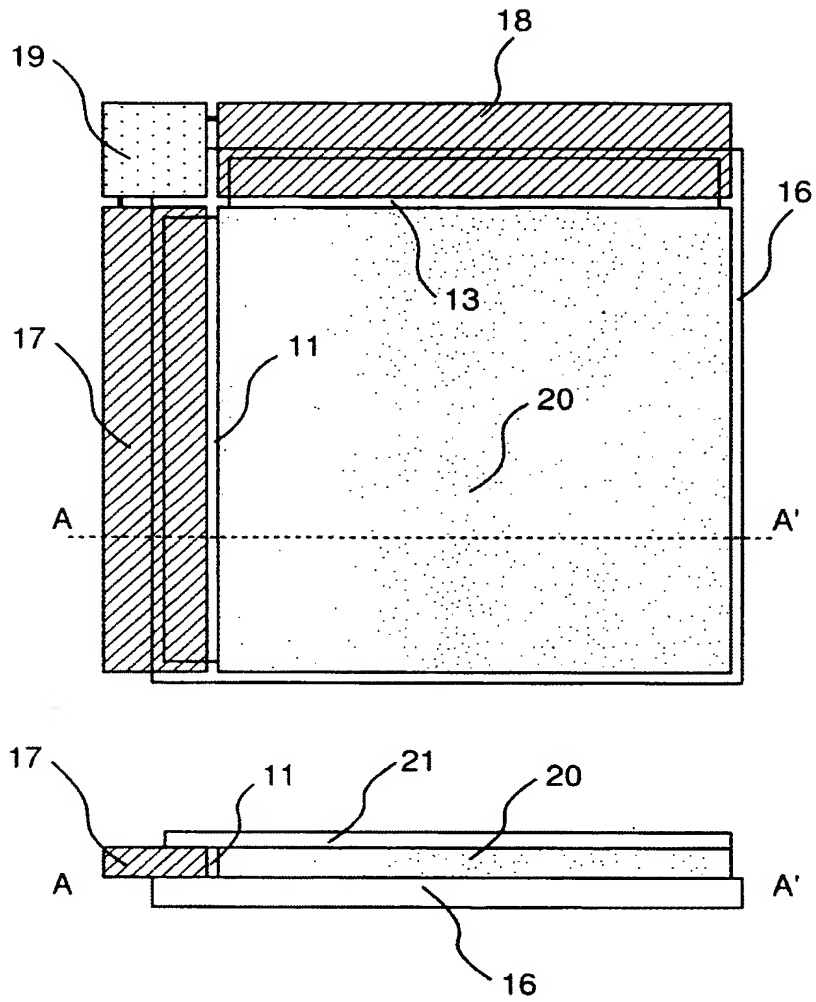
【図 13】

図 13



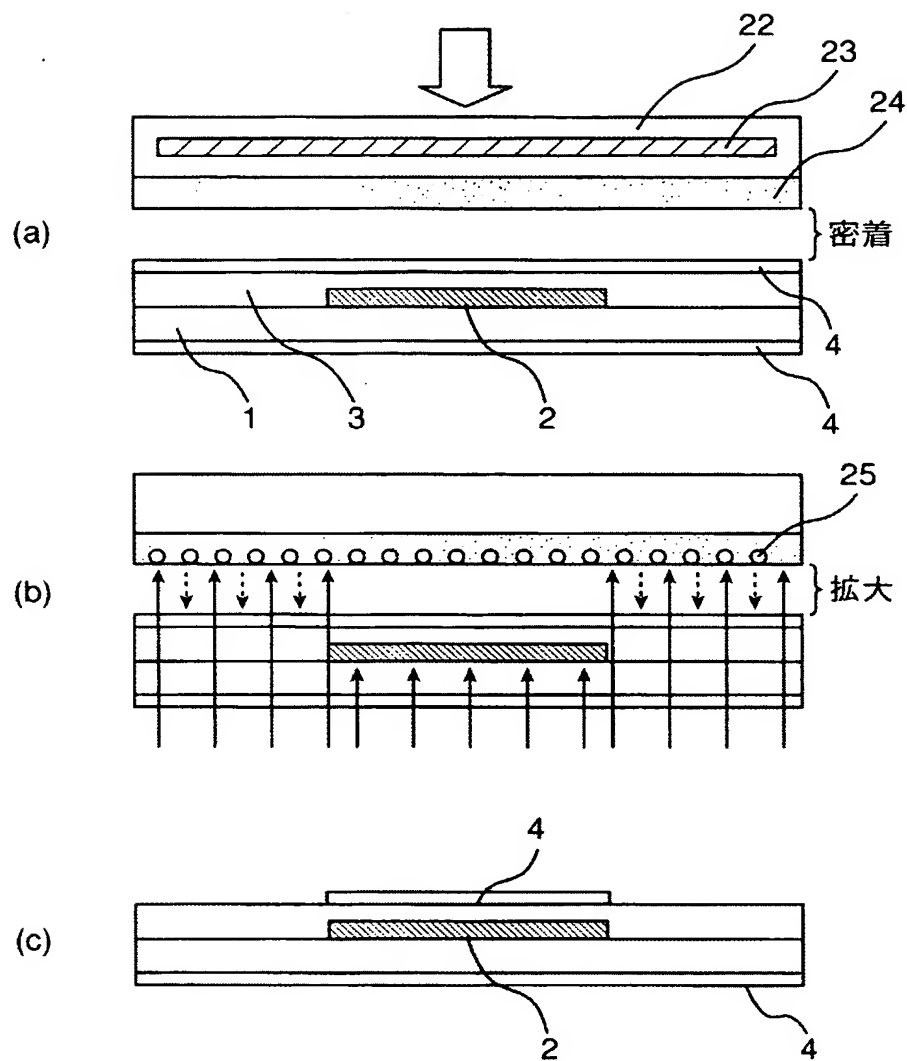
【図 14】

図 14



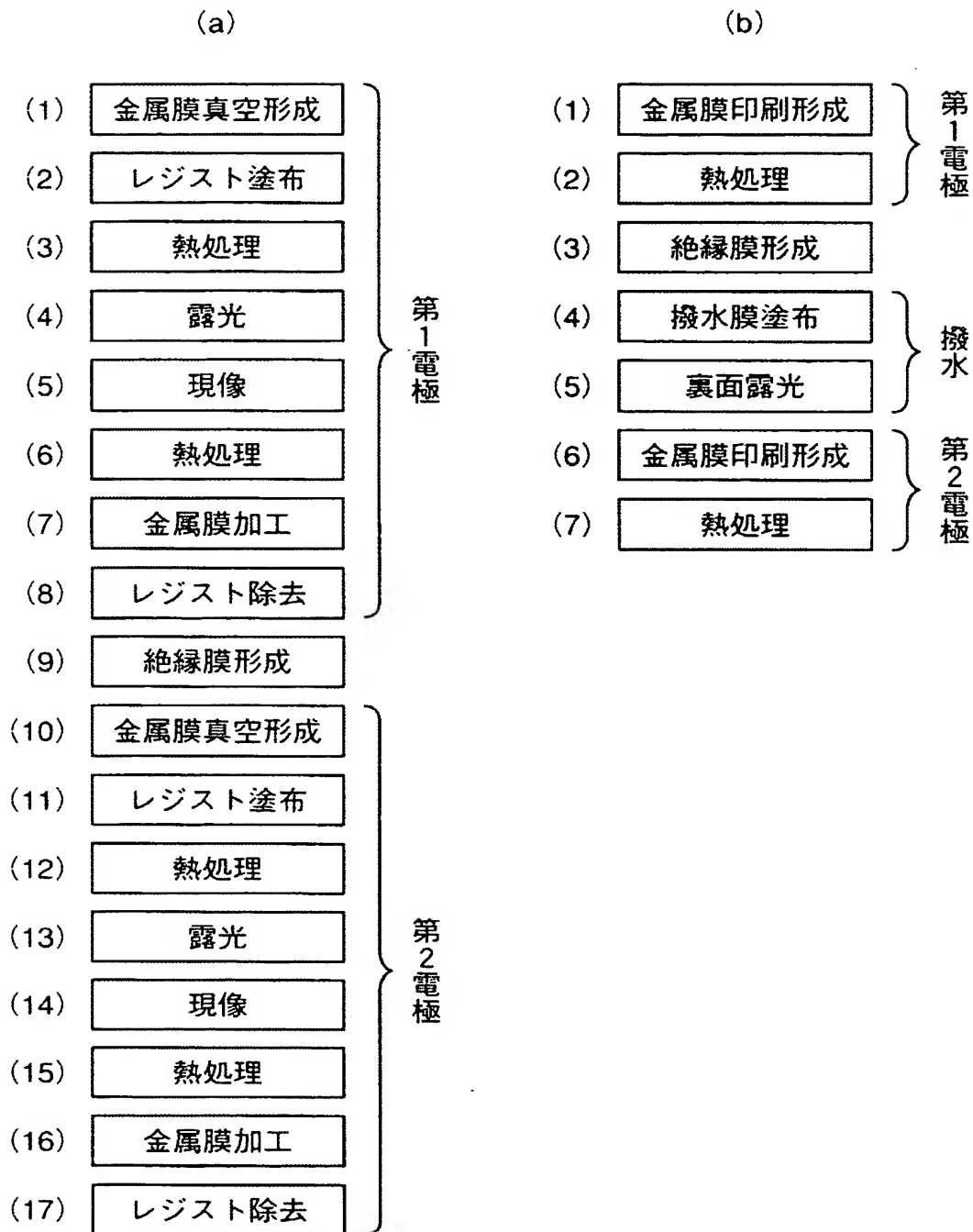
【図 15】

図 15



【図 16】

図 16



【書類名】 要約書**【要約】****【課題】**

印刷法では位置ずれが生じるため、絶縁膜を介して下部電極と上部電極が良く位置合せされた電極基板を形成できなかった。

【解決手段】

本発明は、下部電極をフォトリソに利用して、絶縁膜上に下部電極と概ね同一パターン形状の撥液領域と概ね反転パターン形状の親液領域を形成して、親液領域内に導電性インクを塗布焼成して、下部電極に対して概ね反転パターン形状の上部電極を自己整合して形成するため、印刷法を用いても位置ずれが発生しない。

このため、アクティブマトリクス型薄膜トランジスタ基板などの半導体装置が印刷法を用いて形成できる。

【選択図】 図 1

認定・付加情報

特許出願の番号	特願 2 0 0 3 - 3 1 2 0 7 9
受付番号	5 0 3 0 1 4 6 4 7 0 0
書類名	特許願
担当官	第四担当上席 0 0 9 3
作成日	平成 1 5 年 9 月 5 日

< 認定情報・付加情報 >

【提出日】 平成 15 年 9 月 4 日

特願 2 0 0 3 - 3 1 2 0 7 9

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 5 1 0 8]

1. 変更年月日

1 9 9 0 年 8 月 3 1 日

[変更理由]

新規登録

住 所

東京都千代田区神田駿河台 4 丁目 6 番地

氏 名

株式会社日立製作所